



## ОГЛАВЛЕНИЕ

<b>ВВЕДЕНИЕ .....</b>	<b>7</b>
<b>ГЛАВА 1 БЫСТРОДЕЙСТВИЕ ОПЕРАЦИОННЫХ УСИЛИТЕЛЕЙ С КВАЗИЛИНЕЙНЫМИ КАСКАДАМИ.....</b>	<b>12</b>
1.1 Основные динамические параметры ОУ с учетом нелинейностей драйвера интегрирующей емкости коррекции и выходного каскада .....	12
1.2 Нелинейные корректирующие цепи в ОУ .....	16
1.2.1 Классификация квазилинейных входных каскадов .....	16
1.2.2 Быстродействие ОУ с нелинейными драйверами интегрирующей емкости коррекции .....	16
1.2.3 Переходные процессы в ОУ с экспоненциальной проходной характеристикой драйвера интегрирующего корректирующего конденсатора .....	19
1.2.4 Схемотехника ОУ с квадратичной проходной характеристикой драйвера интегрирующего корректирующего конденсатора .....	23
1.3 Основные уравнения нелинейной динамики ОУ в режиме большого сигнала.....	25
1.3.1 Классические формулы для оценки максимальной скорости нарастания выходного напряжения в нелинейных режимах .....	26
1.3.2 Кусочно-линейная аппроксимация проходных характеристик драйверов интегрирующей емкости коррекции .....	29
<b>ГЛАВА 2 ДИФФЕРЕНЦИРУЮЩИЕ ЦЕПИ КОРРЕКЦИИ ПЕРЕХОДНЫХ ПРОЦЕССОВ В ОПЕРАЦИОННЫХ УСИЛИТЕЛЯХ.....</b>	<b>34</b>
2.1 Метод повышения быстродействия ОУ, базирующийся на введение нелинейного дифференцирующего звена.....	34
2.2 Примеры построения, анализа и компьютерного моделирования схем ОУ .....	44
2.2.1 Предельное быстродействие СВJT операционного усилителя с дифференцирующей цепью коррекции.....	44
2.2.2 Операционный усилитель с тремя токовыми зеркалами Вильсона .....	47
2.2.3 Двухкаскадный ОУ с двумя дифференцирующими цепями коррекции .....	51

2.2.4 СВЯТ ОУ с одним токовым зеркалом .....	55
2.2.5 Низкотемпературный ViJFET ОУ .....	63
2.2.6 ВТТ и CMOS операционные усилители .....	66
2.2.7 Микромощный быстродействующий CMOS ОУ на основе «перегнутого» каскода .....	69
2.3 Дифференцирующие цепи коррекции для ОУ в инвертирующих включениях .....	70
<b>ГЛАВА 3 НЕЛИНЕЙНАЯ КОРРЕКЦИЯ ПРОХОДНЫХ ХАРАКТЕРИСТИК ВХОДНЫХ И ПРОМЕЖУТОЧНЫХ КАСКАДОВ В ОПЕРАЦИОННЫХ УСИЛИТЕЛЯХ.....</b>	<b>91</b>
3.1 Сравнительный анализ максимальной скорости нарастания выходного напряжения ОУ с ВТТ и CMOS входными каскадами .....	91
3.2 Нелинейная коррекция в промежуточных каскадах ОУ на основе «перегнутого» каскода.....	97
3.2.1 «Перегнутый» каскод с перестраиваемой архитектурой .....	101
3.2.2 Комплементарный «перегнутый» каскод .....	104
3.3 Модифицированные «перегнутые» каскоды класса АВ .....	107
3.3.1 ВТТ-JFET промежуточный каскод быстродействующего ОУ .....	109
3.3.2 Промежуточный каскод класса АВ на CMOS транзисторах.....	110
3.3.3 Результаты компьютерного моделирования ВТТ-JFET промежуточного каскода.....	111
3.4 Каскодные входные каскады со следящей связью по синфазному сигналу .....	114
3.5 Нелинейная коррекция в CMOS и JFet входных каскадах на Split-Length составных транзисторах.....	120
3.5.1 CMOS/JFet дифференциальные каскады .....	120
3.5.2 ViJfet входной каскод быстродействующего ОУ .....	125
3.6 Входные дифференциальные каскады с локальной отрицательной обратной связью по синфазному сигналу .....	128
<b>ГЛАВА 4 СЕМЕЙСТВО БЫСТРОДЕЙСТВУЮЩИХ ОПЕРАЦИОННЫХ УСИЛИТЕЛЕЙ С МОСТОВЫМИ ВХОДНЫМИ КАСКАДАМИ.....</b>	<b>135</b>
4.1 Первая модификация.....	137
4.2 Вторая модификация.....	141
4.3 Третья модификация .....	144

4.4 Четвертая модификация.....	146
4.5 Пятая модификация.....	148
4.6 Шестая модификация.....	151
4.7 Седьмая модификация.....	152
<b>ГЛАВА 5 СХЕМОТЕХНИКА GaAs ОПЕРАЦИОННЫХ УСИЛИТЕЛЕЙ.....</b>	<b>157</b>
5.1 Выходные каскады ОУ и буферные усилители на GaAs JFet с каналом n-типа и GaAs p-n-p биполярных транзисторах.....	157
5.1.1 Обобщенная схема буферного усилителя для совмещенных GaAs технологических процессов.....	158
5.1.2 Буферный усилитель с цепью общей отрицательной обратной связи.....	162
5.1.3 Буферный усилитель с регулируемой зоной нечувствительности на амплитудной характеристике.....	165
5.1.4 Буферный усилитель с токовым зеркалом в истоковой цепи входного JFet.....	169
5.2 Выходной каскад ОУ с нелинейной коррекцией I-класса.....	170
5.3 Входной дифференциальный каскад класса АВ.....	173
5.4 Примеры построения GaAs ОУ.....	177
5.4.1 Двухкаскадный GaAs ОУ.....	177
5.4.2 Трехкаскадный GaAs ОУ на split-length входных транзисторах.....	179
5.4.3 GaAs операционный усилитель с промежуточным «перегнутым» каскадом.....	181
5.4.4 GaAs операционный усилитель с инвертирующим промежуточным каскадом.....	182
5.4.5 GaAs операционный усилитель с тремя высокоимпедансными узлами.....	183
5.4.6 Архитектура арсенид-галлиевого ОУ с дифференцирующими цепями коррекции во входном каскаде.....	185
<b>ГЛАВА 6 ВЫХОДНЫЕ КАСКАДЫ БЫСТРОДЕЙСТВУЮЩИХ ОПЕРАЦИОННЫХ УСИЛИТЕЛЕЙ.....</b>	<b>188</b>
6.1 Схемы выходных каскадов с дифференцирующей цепью коррекции переходного процесса.....	188
6.2 Нелинейная коррекция в буферном усилителе класса АВ с общей отрицательной обратной связью.....	193

6.3 Быстродействующий двухтактный буферный усилитель на комплементарных полевых транзисторах .....	195
<b>ГЛАВА 7 БЫСТРОДЕЙСТВУЮЩИЕ И ШИРОКОПОЛОСНЫЕ ОПЕРАЦИОННЫЕ УСИЛИТЕЛИ НА БАЗОВОМ МАТРИЧНОМ КРИСТАЛЛЕ МН2ХА031.....</b>	<b>202</b>
7.1 Операционные усилители ОАmp9, ОАmp10 .....	202
7.2 Сравнительный анализ двух- и однокаскадных ВJT-JFET операционных усилителей (ОАmp11.3, ОАmp12, ОАmp14).....	215
7.3 Операционные усилители ОАmp15 и ОАmp16 с цепями нелинейной коррекции переходного процесса .....	223
<b>ЗАКЛЮЧЕНИЕ .....</b>	<b>229</b>
<b>Список использованных источников .....</b>	<b>232</b>

## ВВЕДЕНИЕ

Монография посвящена схемотехнике быстродействующих операционных усилителей (ОУ), оказывающих существенное влияние на параметры многих устройств радиотехники, автоматики, приборостроения.

В настоящее время существует несколько определений, что такое схемотехника.

1. Схемотехника – это наука о проектировании и исследовании схем электронных устройств, объединяющая лучшие достижения микроэлектроники, автоматики, физики полупроводников, теории цепей, САПР, СВЧ-техники, математики, электродинамики (Бугакова А.В., автореферат диссертации, 2021 г.).

2. Схемотехника – это научно-техническое направление, охватывающее проблемы проектирования и исследования схем электронных устройств радиотехники, связи, вычислительной техники (<https://www.booksite.ru/fulltext/1/001/008/108/021.htm>).

3. Схемотехника – принципы и методы синтеза и реализации схем электронных устройств радиотехники, связи, вычислительной техники, автоматики и др. областей техники, обеспечивающие их оптимальные характеристики на основе использования физических свойств и технических возможностей разнообразных электронных приборов и электрорадиокомпонентов. (Большая политехническая энциклопедия. - М.: Мир и образование. Рязанцев В. Д.. 2011)

4. Схемотехника – научно-техническое направление, охватывающее проблемы анализа и синтеза электронных устройств радиотехники, связи, автоматики, вычислительной техники и др. в целях обеспечения оптимального выполнения ими заданных функций и расчета параметров входящих в них элементов. (Большой энциклопедический политехнический словарь, <https://rus-big-polyheh-dict.slovaronline.com/>, <https://rus-big-polyheh-dict.slovaronline.com/9090-Схемотехника>)

5. Схемотехника – это процесс разработки физической формы, которую примет электронная схема. Результатом процесса проектирования являются инструкции о том, как построить физическую электронную схему. ([https://www.sciencedaily.com/terms/circuit\\_design.htm](https://www.sciencedaily.com/terms/circuit_design.htm))

6. Схемотехника – научно-техническое направление, занимающееся созданием и проектированием (синтезом и анализом) электронных схем и устройств различного назначения (<https://ru.wikipedia.org/wiki/Схемотехника>).

7. Схемотехника на практике занимает промежуточное положение между возникновением идеи и производством готовой электронной схемы. Ее задачей является разработка электронных схем, обеспечивающей выполнение

# ГЛАВА 1 БЫСТРОДЕЙСТВИЕ ОПЕРАЦИОННЫХ УСИЛИТЕЛЕЙ С КВАЗИЛИНЕЙНЫМИ КАСКАДАМИ

## 1.1 Основные динамические параметры ОУ с учетом нелинейностей драйвера интегрирующей емкости коррекции и выходного каскада

Обобщенная функциональная схема многих микросэлектронных операционных усилителей (ОУ) [34] (рисунок 1.1) содержит входной (ДК), промежуточный (ПК) и выходной (БУ) каскады, каждый из которых характеризуется нелинейностями проходных или амплитудных характеристик.

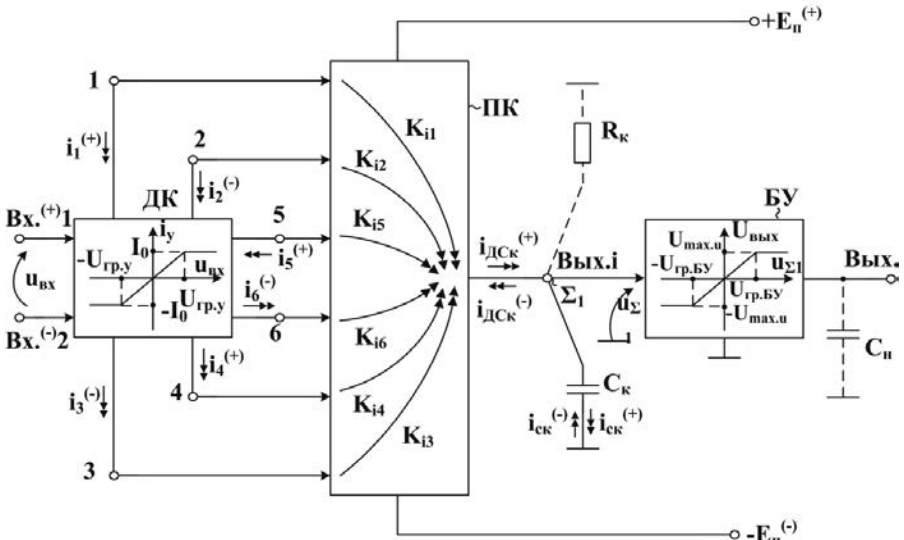


Рисунок 1.1. Функциональная схема классического ОУ с нелинейными каскадами

При однополюсной частотной коррекции ОУ ( $C_k$ ,  $R_k$ , рисунок 1.1) входную под схему ОУ (ДК и ПК) можно объединить в виде под схемы драйвера емкости коррекции (ДСК), проходная характеристика которого  $i_{ДСК} = f(u_{вх})$  имеет ограничения выходного тока при некотором входном граничном напряжении  $u_{вх} = U_{гр} \leq U_{гр.у}$ , где  $U_{гр.у}$  – напряжение ограничения входного ДК. В связи с тем, что интегрирующая емкость  $C_k$  является самым инерцион-

### 5.2 Выходной каскад ОУ с нелинейной коррекцией I-класса

На рисунке 5.14 показана схема GaAs выходного каскада, реализуемого на JFET арсенид-галлиевых полевых транзисторах с управляющим p-n переходом и биполярных GaAs p-n-p транзисторах, который обеспечивает в нагрузке  $R_n$  выходные токи положительного  $i_n^{(+)}$  и отрицательного  $i_n^{(-)}$  направлений, а также ускоряет процесс перезарядки емкости нагрузки  $C_n$ , что важно для быстродействующих ОУ.

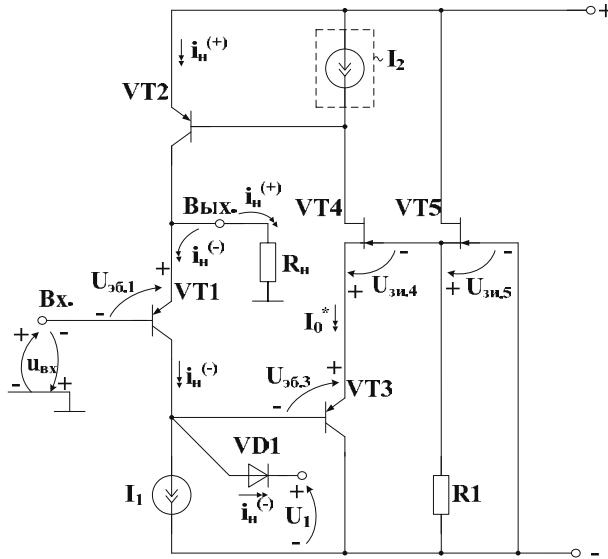


Рисунок 5.14. Схема арсенид-галлиевого выходного каскада быстродействующего ОУ [139]

За счет отрицательной обратной связи через p-n-p транзистор VT3, полевой транзистор VT4 и выходной p-n-p транзистор VT2 статический ток эмиттера входного p-n-p транзистора VT1 определяется током токостабилизирующего двухполюсника  $I_1$  и устанавливается на уровне  $I_0=I_1$ .

Если на вход подается положительное напряжение относительно общей шины, то это вызывает увеличение тока эмиттера выходного p-n-p транзистора VT2 и формирование положительного тока  $i_n^{(+)}$  в нагрузке  $R_n$ . Максимальное значение тока  $I_{n,max}^{(+)}$  зависит от параметров выходного p-n-p транзистора VT2, который может выполняться как составной транзистор Дарлингтона (рисунок 5.15).



## ГЛАВА 7 БЫСТРОДЕЙСТВУЮЩИЕ И ШИРОКОПОЛОСНЫЕ ОПЕРАЦИОННЫЕ УСИЛИТЕЛИ НА БАЗОВОМ МАТРИЧНОМ КРИСТАЛЛЕ МН2ХА031

Применение базовых матричных и структурных кристаллов ускоряет производство аналоговых микросхем [33], предназначенных для решения конкретных задач обработки аналоговых сигналов.

### 7.1 Операционные усилители OАmp9, OАmp10

В настоящем разделе рассматриваются разработанные на микросхеме базового матричного кристалла (БМК) МН2ХА031 две схемы быстродействующих ОУ с унифицированными каскадами и возможностью программирования параметров, в одной из которых (OАmp9) значительно улучшены динамические параметры (SR, GBP), а в другой (OАmp10) – статические ( $V_{OFF}$ ,  $K_V$ ) и шумы.

**Особенности элементной базы и моделей транзисторов.** БМК МН2ХА031 предназначен для проектирования радиационно-стойких аналоговых микросхем с функциональной сложностью эквивалентной 8-ми ОУ общего назначения. Элементная база БМК включает: малосигнальные и малощумящие вертикальные  $n$ - $p$ - $n$ - и  $p$ - $n$ - $p$ -транзисторы; малосигнальные и малощумящие полевые транзисторы с управляющим  $p$ - $n$ -переходом и каналом  $p$ -типа; МОП-конденсаторы; полупроводниковые резисторы четырех номиналов, причем требуемое в схеме сопротивление достигается последовательно-параллельным соединением сформированных резисторов. Для элементов БМК имеется апробированная библиотека Spice-параметров. Модели всех активных элементов удовлетворительно описывают изменение вольтамперных характеристик (ВАХ) в диапазоне температур и при воздействии гамма-квантов с поглощенной дозой до 3 Мрад, флюенса до  $10^{14}$  нейтронов/см<sup>2</sup>.

Известно, что на быстродействие ОУ существенно влияет паразитная емкость, соединенная с коллектором. Для адекватного описания этого влияния были созданы модели комплементарных биполярных (КБ) транзисторов в виде подсхем, в которых паразитная емкость коллектора  $n$ - $p$ - $n$ -транзистора (DSnpn) подключена между коллектором и глобальным узлом sub, а  $p$ - $n$ - $p$ -транзистора (DWpnp) – между коллектором и узлом wel, как приведено ниже для  $n$ - $p$ - $n$ -транзистора:

```
.SUBCKT npn4pin b c e sub  
D_D1 B N01 DCnnp
```

172. Rajesh A. Thakkerv, Mayank Shrivastava, Maryam Shojaei Baghini, Dinesh Kumar Sharma, Ramgopal V. Rao, Mahesh B. Patil, “Operational amplifier having improved slew rate,” US Patent 8089314 (B2), 2012-01-03, pp. 1-11.

173. Прокопенко, Н.Н. Дифференциальный усилитель с повышенным быстродействием / Н.Н. Прокопенко // Приборы и техника эксперимента.- Л., 1978.- № 2.- С.153-154.

174. Kleimenkin, D. High-Speed Operational Amplifier with Nonlinear Transient Correction Circuits in the Input and Intermediate Stages / D. Kleimenkin, N. Prokopenko, V. Chumakov and M. Sergeenko // 2023 Wave Electronics and its Application in Information and Telecommunication Systems (WECONF), St. Petersburg, Russian Federation, 2023, pp. 1-4. doi: 10.1109/WECONF57201.2023.10148001.

175. Пат. 2797566 Российская Федерация, МПК H03F 3/45. Каскодный входной каскад быстродействующего операционного усилителя с нелинейной коррекцией переходного процесса : № 2023104265; заявл. 27.02.2023; опубл. 07.06.2023, Бюл. № 16 / Прокопенко Н.Н., Чумаков В.Е., Клейменкин Д.В., Сергеев М.А.; заявитель ДГТУ

---

Ответственный за выпуск: В. Митин  
Обложка: СОЛОН-Пресс

*По вопросам приобретения обращаться:*

**ООО «СОЛОН-Пресс»**

123001, г. Москва, а/я 82

Телефоны: (495) 617-39-64, (495) 617-39-65

E-mail: [kniga@solon-press.ru](mailto:kniga@solon-press.ru), [www.solon-press.ru](http://www.solon-press.ru)

*Распространение через сеть магазинов и маркетплейсов*

**ООО КТК «Галактика»**

115487, г. Москва, проспект Андропова, д. 38

Телефоны: (499) 782-38-89

E-mail: [books@alians-kniga.ru](mailto:books@alians-kniga.ru), <https://www.galaktika-dmk.com/>

ООО «СОЛОН-Пресс»

115487, г. Москва,

пр-кт Андропова, дом 38, помещение № 8, комната № 2.

Формат 60×88/16. Объем 15,5 п. л. Тираж 300 экз.