



# Содержание

Предисловие .....	6
Теория, Моделирование, Эксперимент .....	13
1. Модели перспективных элементов устройств интегральной нанoeлектроники. <i>Чаплыгин Ю.А., Артамонова Е.А., Балашов А.Г., Ключников А.С., Красюков А.С., Крупкина Т.Ю.</i> .....	14
2. Микроэлектромеханические методы моделирования поляризации сегнетокерамики. <i>Яковлев В.Б., Бардушкин В.В., Лавров И.В., Яковлева Е.Н.</i> .....	52
3. Магнитные нанокластеры: свойства, перспективы. <i>Звездин А.К., Плис В.И., Плохов Д.И., Попков А.Ф., Попов А.И.</i> .....	69
Материалы, Технологии .....	88
4. Материалы ограничителей интенсивности лазерного излучения на основе углеродных нанотрубок. <i>Бобринецкий И.И., Герасименко А.Ю., Подгаецкий В.М., Савельев М.С., Светличный В.А., Селищев С.В., Терещенко С.А.</i> .....	89
5. Органические нанокompозитные пьезoeлектрические материалы. <i>Гаврилов С.А., Рошин В.М., Силибин М.В., Солнышкин А.В.</i> .....	124
6. Гетероструктуры нитридов элементов третьей группы: физические свойства и применение в электронике. <i>Горбачевич А.А., Егоркин В.И., Земляков В.Е.</i> .....	145

7. Плазменные методы в технологиях МСТ и трехмерной интеграции кристаллов. <i>Амиров И.И., Голишников А.А., Лукичев В.Ф., Путря М.Г.</i> .....	176
Методы исследований .....	215
8. Развитие методик измерений для совершенствования функциональных и точностных характеристик основных методов сканирующей зондовой микроскопии. <i>Белов А.Н., Силлибин М.В., Шевяков В.И.</i> .....	216
9. Метод фокусированного ионного пучка. <i>Боргардт Н.И., Волков Р.Л., Румянцев А.В.</i> .....	239
10. Зондовые нанотехнологии в исследовании молекул ДНК. <i>Морозов Р.А., Неволин В.К., Чаплыгин Е.Ю.</i> .....	271
Приборы и устройства .....	289
11. О некоторых проблемах при проектировании СБИС с наноразмерными компонентами. <i>Стемпковский А.Л.</i> .....	290
12. Использование гетеропереходной SiGe интегральной биполярной базы для восстановления СВЧ-сигналов кабельных и проводных линий связи. <i>Тимошенко В.П.</i> .....	318
13. Развитие электрохимических накопителей электрической энергии на основе наноструктур. <i>Громов Д.Г., Галперин В.А., Лебедев Е.А., Кицюк Е.П.</i> .	347
14. Сенсоры на основе анизотропных магниторезистивных наноструктур. <i>Беспалов В.А., Дюжнев Н.А., Юров А.С., Мазуркин Н.С., Чиненков М.Ю.</i> .....	373
15. Композитные наноматериалы для газовых сенсоров обнаружения токсичных веществ. <i>Вернер В.Д., Сауров А.Н., Кузнецов А.Е.</i> .....	401
16. Разработка и изготовление инерциальных микроэлектромеханических систем. <i>Тимошенко С.П.</i> .....	435
17. Энергонезависимая твердотельная память в современной микроэлектронике. <i>Красников Г.Я.</i> .....	464

*50-летию*  
**МИЭТ**  
*Посвящается*

## Предисловие

Сегодня развитие нанотехнологий определяет научно-технологический статус государства и может проявляться в различных областях техники. При этом особенно яркое практическое проявления достижений нанотехнологий наблюдается именно в электронике, что обусловлено общемировой тенденцией к уменьшению размеров и критической необходимостью к увеличению степени интеграции и быстродействия микросхем. Развитию именно таких направлений научной деятельности применительно к электронике уделяется в МИЭТе самое пристальное внимание. Представленная читателю книга составлена из научных работ сотрудников и выпускников МИЭТа и касается развивающихся направлений нанотехнологий в электронике. Следует отметить, что каждая из представленных работ представляет собой законченный труд либо научно-исследовательского плана, либо обобщающе аналитического характера и отражает современное состояние исследований в обсуждаемой авторами области.

Создание интегральной микросхемы представляет собой сложный многоступенчатый и достаточно длительный процесс, включающий этапы моделирования физических процессов, проектирование топологии, отработку и исследования технологических процессов. При этом значение приборно-технологического моделирования при проектировании СБИС сложно переоценить, особенно при переходе в область наноразмерных топологических норм. Возможностям программной среды приборно-технологического моделирования TCAD, непрерывно расширяющимся за счет внедрения новых моделей технологических процессов, основанных или использующих новые физические эффекты, посвящена 1 глава представленной монографии. Основное внимание главы уделено развитию методологии применения TCAD для преодоления барьеров, связанных со значительными вычислительными затратами при численном моделировании трехмерных, непланарных и многотранзисторных элементов интегральных схем.

Современную мировую тенденцию использования функциональных материалов в приборах нанoeлектроники отражают 2 и 3 главы, в которых рассмотрены вопросы моделирования процессов поляризации керамических сегнетоэлектриков и исследования мультиферроиков. Это объясняется возникновением новых технологических задач, например, создание сегнетоэлектрических структур (в том числе и тонкопленочных) для оптики, микро- и радиоэлектроники, что требует детального понимания процессов возникновения поляризованного состояния и динамики кристаллической решетки сегнетокерамики. С другой стороны, в последние годы, в химии и физике конденсированного состояния все большее внимание привлекает поиск и исследование тороиков — материалов, обладающих тороидным упорядочением, и магнитоэлектриков. Практический интерес к подобным материалам обуславливается привлекательной возможностью создания на единой материальной платформе устройств, преобразующих информацию в форме намагниченности в электрическое напряжение и обратно, что позволит решить ряд актуальных задач спинтроники, стремящейся соединить достоинства энергонезависимой магнитной памяти и быстродействующих электрических систем обработки информации. При этом подобные материалы представляют значительный интерес в качестве материальной базы для организации квантовых вычислений.

Несмотря на несомненную полезность применения лазерного излучения, не секрет, что мощные лазеры представляют существенную опасность для органов зрения и светочувствительной электронно-оптической аппаратуры. Эти обстоятельства служат причиной значительного роста интереса к созданию эффективных и надежных ограничителей интенсивности (лимитеров) опасного лазерного излучения. В главе 4 анализируется возможность использования углеродных нанотрубок в рабочих средах приборов защиты человеческого зрения, оптических элементов и сенсоров от опасного действия лазерного излучения. Предметом исследования являются нелинейные оптические свойства дисперсных и композиционных материалов на основе углеродных нанотрубок, которые определяют возможности их введения в состав рабочих сред лимитеров. Описаны наиболее перспективные методы создания таких нелинейных материалов, а также результаты исследований их состава, структуры и оптических свойств.

В последнее время значительно вырос интерес к полярным материалам, обладающим малой плотностью, хорошей эластичностью, значительной пьезоэлектрической и пирозлектрической активностью. К числу подобных объектов, рассматриваемых в главе 5, относятся композитные составы на основе полимеров и сегнетоэлектрической керамики. Создание таких систем диктуется необходимостью преодолеть ограни-

чения по ряду механических и электрофизических параметров как сегнетоэлектрической керамики, так и полимеров. Композиты, содержащие включения в виде зерен сегнетоэлектрической керамики в полимерной матрице, являются перспективными материалами в виду их механической эластичности, низкого акустического сопротивления, малой диэлектрической проницаемости и больших пьезо- и пироэлектрических коэффициентов. К тому же их свойства можно варьировать, используя различные полимеры и сегнетоэлектрическую керамику разного состава и дисперсности, что дает композитам дополнительные преимущества для их использования в качестве функциональных элементов пироэлектрических и пьезоэлектрических сенсоров, ультразвуковых преобразователей и т.п.

Широкозонные полупроводники и гетероструктуры на их основе за последние десятилетия стали важнейшими элементами твердотельной сверхвысокочастотной (СВЧ) микроэлектроники. Именно их использование в СВЧ полевых и гетеробиполярных транзисторах позволило получить параметры приборов, сопоставимые по шумовым и усилительным свойствам с лучшими вакуумными приборами, превосходя последние по массовым и надежностным показателям. Прежде чем получить транзисторы с выдающимися частотными и мощностными характеристиками на основе гетероструктур нитридов элементов III группы, исследователями были созданы, изучены и коммерциализированы целый ряд семейств транзисторных гетероструктур. Вопросам физики и технологии создания таких структур посвящена глава 6.

Известно, что, мгновенная скорость травления трехмерных структур, таких как, щелевой изоляции или контактных (переходных) окон с помощью низкотемпературной газовой плазмы зависит от многих их конструктивных параметров, в том числе и от аспектного отношения. Это приводит к снижению селективности травления функционального слоя и, как результат, накладывает определенные ограничения на схемотехнические принципы создания СБИС. Возможные способы решения подобных проблем изложены в главе 7. Основой исследований главы является разработка методов аспектнонезависимого травления для создания трехмерных структур в микро- и нанoeлектромеханических системах.

Развитие нанoeлектроники немислимо без разработки методов исследования и диагностики свойств поверхности твердых тел с нанометровым разрешением. К эффективным относятся методы исследования на основе сканирующей зондовой микроскопии. Наиболее широкое применение среди них получил метод атомно-силовой микроскопии, позволяющий исследовать наноразмерную морфологию поверхности твердых образцов. Одним из перспективных методов является магнитно-силовая

микроскопия, позволяющая обеспечивать исследование и модификацию магнитных свойств поверхности с высоким разрешением. Исследовательский интерес представляет электропроводящая микроскопия, использующая режим атомно-силового микроскопа в контактной моде, что обеспечивает одновременное исследование топографии и картины растекания электрического тока на том же участке поверхности. Важное практическое значение имеет метод, использующий режим полуконтактной моды, позволяющий обеспечить локальную модификацию электрофизических свойств поверхности посредством ее локального зондового окисления. Значительное внимание в последнее время проявляется к силовой микроскопии пьезоотклика, позволяющей исследовать пьезоэлектрические свойства твердых материалов. Однако, существующие в настоящее время методики проведения измерений уже не в полной мере удовлетворяют требования исследователей. В главе 8 приведен ряд методик измерений в сканирующей зондовой микроскопии, обеспечивающих совершенствование функциональных и точностных характеристик перечисленных выше методов зондовой микроскопии.

Метод фокусированного ионного пучка впервые начал активно использоваться в конце 80-х годов прошлого столетия в полупроводниковой промышленности для восстановления шаблонов, анализа и модификации интегральных микросхем. Хотя эта сфера применения и остается наиболее важной для этого метода, он получил широко распространение во многих других областях науки и техники, начиная от исследования, препарирования и модификации различных неорганических материалов, микро и наноструктур и заканчивая различными приложениями, связанными с изучением биоматериалов. Исследованиям в области разработок использования методов фокусированного ионного пучка посвящена глава 9.

Существует значительная неудовлетворенная потребность в принципиально новом подходе к анализу последовательностей сложных биополимеров, таких, как ДНК и РНК. Исследования главы 10 направлены на разработку технологии секвенирования нативной конфигурации ДНК/РНК без добавления дополнительных нуклеотидов, меток, амплификации, или другого любого метода, который вводит количественные ошибки или артефакты. Следует отметить, что зондовая микроскопия используется в биологии сравнительно давно и накоплен значительный методический опыт. При этом задачей главы является распространение зондовой микроскопии для более массового и недорогого исследования биополимерных молекул в атмосфере воздуха.

Современное состояние микроэлектроники характеризуется существенным уменьшением топологических размеров компонентов, повышением степени интеграции СБИС, функциональным усложнением вычисли-



тельных и управляющих систем, размещаемых на кристалле. Указанные тенденции ставят перед разработчиками СВИС много новых проблем, требующих своего решения. Целью главы 11 является анализ, обобщение и выработка предложений по ряду подходов в проектировании современных СВИС.

Увеличение скорости передаваемой информации ВЧ и СВЧ диапазона повышает требования, как к полупроводниковой элементной базе, так и к проводным линиям передачи, в качестве которых используются кабель, микрополосок, копланар или витая пара. Такая линия передачи представляет собой сложную распределенную структуру с волновым сопротивлением 50 или 75 Ом. Прохождение сигнала через линию передачи с потерями характеризуется ослаблением высокочастотной составляющей сигнала. Ситуация усложняется, если в тракте сигнала находятся пассивные размножители. В главе 12 исследованы принципы эквализации, т.е. компенсации потерь, сигнала, и предложена оптимальная с точки зрения соотношения цена/качество интегральная схемы.

Сегодня батареи обеспечивают электрической энергией наши мобильные устройства в течении дня, т.е. они имеют достаточную удельную емкость, однако на их зарядку требуется несколько часов. Для обеспечения высокой удельной мощностью используют другой тип накопителей энергии – суперконденсаторы. Принцип работы батарей и суперконденсаторов основан на электрохимических процессах. Исследованиям материалов и процессов в гибридных накопителях энергии, сочетающих преимущества суперконденсаторов и наноструктурированных материалов, посвящена глава 13. При этом такие гибридные суперконденсаторы позволяют достигать более высоких плотностей емкости и мощности, при этом сохраняя стабильность при циклировании.

Бурное развитие электроники и вычислительной техники оказалось предпосылкой для широкой автоматизации и интеллектуализации процессов управления в промышленности, транспорте, энергосберегающих системах жилищно-коммунального сектора, а также мобильных потребительских приложениях. При этом необходимым условием интеллектуализации управляющих систем является получение информации о регулируемом параметре или процессе. Устройствами, обеспечивающими функции зрения, слуха, вкуса, обоняния и осязания интеллектуальных систем управления, и позволяющими преобразовать внешние физические воздействия на понятный для машин язык электрических сигналов, являются датчики и сенсоры. Принцип действия датчиков основывается на большом спектре физических эффектов, позволяющих манипулировать параметрами материала внешними воздействиями. По мере развития нанотехнологий все большую актуальность в разработке современных сенсоров приобретают эффекты, связанные с



магнитными свойствами материалов. Одним из эффектов (рассмотренных в главе 14), который обеспечивает перспективное использование магнитных материалов, является изменение электросопротивления в магнитном поле — магниторезистивный эффект.

Газовые сенсоры находят применение в химической и нефтехимической промышленности, в полупроводниковом производстве, машиностроении — практически везде, где требуется контроль и анализ газового состава. При этом подбор материала или композиции из нескольких материалов играет одну из ключевых ролей при разработке новой системы детекции. Стоит отметить, что не существует идеального универсального материала, удовлетворяющего всевозможным требованиям, из-за чего для каждой конкретной задачи и сценария использования газового датчика следует подбирать материал, опираясь на специфику использования разрабатываемого устройства. Проблемам определения состава газовых смесей, которые выбрасываются промышленными предприятиями и оказывают существенное влияние на экологическую обстановку, с помощью наноструктур посвящена глава 15.

Нанотехнологии являются фактором, непосредственно определяющим качественные стороны электронных, механических, а также опто-электромеханических элементов функциональных систем. Технологии изготовления подобных микро и наносистем очень разнообразны и находятся в стадии интенсивного развития. Наиболее значительные результаты по изготовлению МЭМС, НЭМС и МОЭМС (микро-, наноэлектромеханические системы и микрооптоэлектромеханические системы) достигнуты благодаря различным нано и микроэлектронным технологиям, технологиям интегральной оптики, а также успешно развиваемым технологиям капсулирования, трехмерной сборки, высокоплотной интеграции с использованием различных новых материалов и новых технологических процессов. Глава 16 посвящена разработкам приборов и устройств на основе инерциальных микроэлектромеханических систем.

Рынок внешней и встроенной энергонезависимой памяти составляет существенную часть от мирового рынка микроэлектроники. С научно-технической точки зрения этот сегмент отличает использование широкой номенклатуры нетрадиционных материалов для микроэлектроники в целом: халькогенидов, сегнето- и ферроэлектриков, оксидов переходных металлов. Функционирование энергонезависимой памяти все более связывают с использованием новых для микроэлектроники физических эффектов спинтроники, гигантского магнитосопротивления, низкотемпературных фазовых превращений, акустики. Анализ перспективных направлений развития этого направления, мировые тенденции и возможные способы реализации энергонезависимой памяти являются предметом обсуждения главы 17.

В заключение, хотелось бы отметить, что достижения в микро- и нанoeлектронике, как показывает сравнительно короткая, пятидесятилетняя история микроэлектроники, вызывают настоящую революцию в смежных отраслях науки и техники, что приводит к возникновению новых направлений исследований. Все это дает перспективу развития современных, интересных и, самое главное, практически реализуемых и востребованных направлений в микро- и нанoeлектронике.

Коллектив авторов считает, что данная монография будет полезна не только специалистам в различных областях микроэлектроники, но и, прежде всего, молодым исследователям — аспирантам и студентам-магистрантам.

Теория, Моделирование, Эксперимент

# ГЛАВА I

## МОДЕЛИ ПЕРСПЕКТИВНЫХ ЭЛЕМЕНТОВ УСТРОЙСТВ ИНТЕГРАЛЬНОЙ НАНОЭЛЕКТРОНИКИ

*Чаплыгин Ю.А., Артамонова Е.А., Балашов А.Г.,  
Ключников А.С., Красюков А.С., Крупкина Т.Ю.*

С переходом в область наноразмерных топологических норм растет важность точного приборно-технологического моделирования в связи с увеличением количества технологических факторов, которые необходимо принимать во внимание не только для решения традиционных задач расчета электрических характеристик элементов ИС, но и для схемотехнического моделирования. Возможности программной среды приборно-технологического моделирования TCAD расширяются за счет внедрения новых моделей как для новых технологических процессов [1–3], так и для новых физических эффектов [4–8]. Развиваются методологии применения TCAD для решения задач проектирования в смежных областях [9–13], а также для преодоления барьеров, связанных со значительными вычислительными затратами при численном моделировании трехмерных, непланарных и многотранзисторных элементов ИС [14–16].

### I.1. Направления развития приборно–технологического моделирования

Традиционно TCAD используется в сфере развития технологий, а программные продукты для схемотехнического моделирования применяются специалистами в области проектирования интегральных схем, и систем на кристалле. Однако можно открыть новые возможности и преимущества при реализации маршрутов проектирования ИС, используя более активно связь двух типов программных сред, приборно-технологической и схемотехнической. Главной областью их взаимодействия является моделирование транзисторов. Основными направлениями развития и улучшения могут быть [17]:

- использование расчетов в TCAD для частичного замещения экспериментальных результатов, необходимых для экстракции параметров схмотехнических моделей транзисторов; такое сочетание позволит оценить влияние разброса процессных параметров на характеристики схемы, усовершенствовать модели транзисторов;
- замещение схмотехнических моделей транзисторов численными приборными моделями, сгенерированными в среде TCAD, что позволяет учитывать физические эффекты, которые сложно ввести в схмотехническую модель транзистора, например трехмерные эффекты, явления пробоя, защелкивания, электростатического разряда и другие.

К преимуществам данных подходов можно отнести следующее. Комбинация расчетных и экспериментальных характеристик транзисторов для экстракции схмотехнических параметров позволяет провести экстракцию, когда экспериментальные характеристики сложно получить. Расчетные данные также разумно использовать для характеристики эффектов второго порядка. Использование численных моделей транзисторов приводит к значительному возрастанию вычислительных затрат, таким образом, данный подход имеет преимущества при анализе одного или нескольких критичных приборов в составе относительно простых схем.

Экстракция емкостей также является одним из ключевых моментов в маршруте проектирования интегральных схем и систем на кристалле. Распространенные методы включают две основные группы экстрагируемых емкостей, рассчитываемых по отдельности. Во-первых, емкости, связанные с разводкой (back-end-of-line, BEOL), получают на основе расчета полей в физической структуре, состоящей из металлических линий разводки, разделенных диэлектрическими слоями. Во-вторых, используются компактные схмотехнические модели, учитывающие емкости, связанные со структурой собственно транзистора (front-end-of-line, FEOL). Однако суммарный эффект в действительности может быть значительно выше, так как остается неучтенным взаимовлияние многослойной разводки и областей транзистора с неоднородным распределением примеси и подвижными носителями заряда. Результирующая ошибка растет при переходе к наноразмерным топологическим нормам, особенно для плотноупакованных регулярных структур в матрицах элементов СОЗУ и ДОЗУ.

Методология, построенная на использовании средств TCAD [18], показала возможность значительного повышения точности при экстракции емкостей за счет генерации в среде TCAD и анализа емкостей в структурах, включающих как BEOL, так и FEOL физические слои. Для

блоков СОЗУ на основе КНИ-технологии с топологическими нормами ниже 32 нм получено улучшение точности при экстракции емкости шины данных на 11%, а при экстракции емкости словарной шины — на 38%.

Экстракция и моделирование вольт-фарадных характеристик представляют собой также один из подходов к решению задачи инверсного моделирования и калибровки параметров моделей в среде TCAD.

На современном этапе развития и применения средств TCAD для решения производственных задач, связанных с запуском новых изделий, первоочередной проблемой является преодоление непомерно высоких вычислительных затрат при трехмерном анализе топологических вариантов многотранзисторных транзисторов, элементов СОЗУ, кольцевых генераторов и других схем, включающих несколько транзисторных структур. Такие задачи, как правило, включают несколько этапов, имеющих следующие диапазоны временных затрат [15]:

- 3D-моделирование технологических процессов для различных вариантов топологии занимает от нескольких дней до нескольких недель;
- трехмерное моделирование приборных характеристик на основе простых физических моделей с учетом вариации параметров технологических процессов или топологии потребует порядка месяцев;
- для таких же расчетов с использованием наиболее точных моделей переноса или при анализе переходных процессов может потребоваться несколько месяцев/лет в зависимости от сложности моделируемого фрагмента.

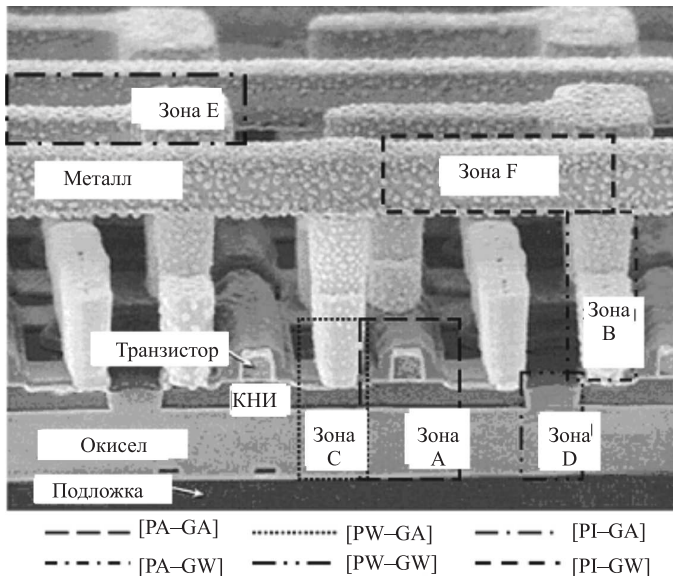
Данные временные рамки неприемлемы для практического использования в промышленности или научных исследованиях.

Альтернативой может служить подход, основанный на генерации многотранзисторных структур путем автоматизированного синтеза [15]. При этом возможно повторное использование отдельных блоков моделируемой структуры, а также снижение уровня точности в некритичных с точки зрения технологического процесса областях. Методология автоматизированного синтеза включает несколько этапов. Вначале проводится этап технологической, или процессной, характеристики.

Характеризация технологии включает выделение процессных зон, как показано на рис. 1.1, создание базы данных топологических вариантов используемых приборов для 3D- и 2D-структур (зоны PA-GA-типа); генерация правил, определяющих геометрию, профили и сетку в зонах PW-PA, PW-GW.

На следующем этапе выполняется топологическая характеристика, которая включает автоматизированный анализ топологии и экстракцию транзисторов из топологии, а также генерацию базы данных литогра-

фических эффектов, необходимых для точного моделирования в зонах PA-GA-типа.



**Рис. 1.1.** Пример выделения процессных зон шести типов на этапе характеристики технологии; в зависимости от требуемой точности определения распределения примесей и механических напряжений: высокая точность — PA, средняя точность — PW, от технологии не зависит — PI; в зависимости от требуемой точности задания геометрических размеров: высокая точность — GA, средняя точность — GW [15]

Заключительным шагом является собственно синтез структур для моделирования, который проводится в трех вариантах:

- только транзисторные структуры (FEOL);
- только разводка (BEOL);
- объединенная структура (FEOL + BEOL).

Применение разработанного метода позволило повысить эффективность использования программных продуктов TCAD. Например, время экстракции емкостей для 6-транзисторной ячейки СОЗУ с топологическими нормами 32 нм сокращено с 75 до 17,5 часов, необходимый объем памяти — с 64 до 12 Гб.

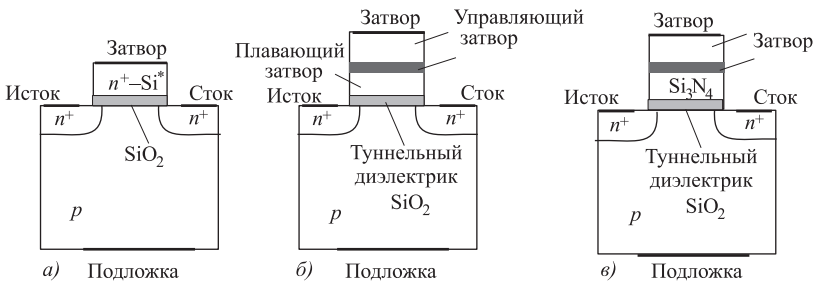
Моделирование современных ячеек энергонезависимой памяти также является одной из актуальных задач, решаемых с применением средств TCAD. Проблемы при решении данного класса задач связаны с необходимостью моделирования механизмов записи и стирания информа-



ции, определяемых процессами захвата и удаления носителей, в том числе изучение механизмов туннелирования носителей из зоны проводимости кремния в зону проводимости нитрида, характерных для МОНОП-структур с очень тонкими слоями оксида ( $< 3$  нм), а также исследование механизмов утечки заряда во время хранения.

## 1.2. Особенности моделирования элементов энергонезависимой памяти

Энергонезависимая (флэш-память) память широко используется в современных устройствах. Современные ячейки флэш-памяти, совместимые с технологией создания цифровых интегральных схем формируются на основе МДП-транзисторов с плавающим затвором либо транзисторов с составным подзатворным диэлектриком (МОНОП-структуры), как показано на рис. 1.2.



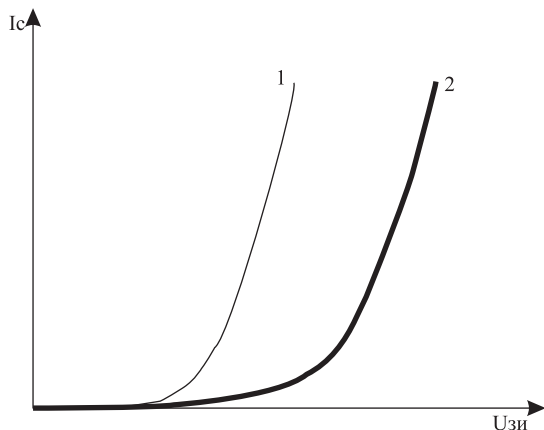
**Рис. 1.2.** Упрощенные структуры ячеек флэш-памяти, построенные на основе МДП-транзистора: а)  $n$ -канальный МДП-транзистор; б) ячейка флэш-памяти на основе  $n$ -МДП-транзистора с плавающим затвором; в) ячейка флэш-памяти на основе  $n$ -МДП-транзистора с составным подзатворным диэлектриком

Как известно, принцип работы ячейки энергонезависимой памяти заключается в изменении порогового напряжения МДП-транзистора за счет захвата или удаления заряда на плавающий затвор или в промежуточный диэлектрик ( $\text{Si}_3\text{N}_4$ ), как показано на рис. 1.3.

В ряде работ [19–20] было установлено, что стирание носителей с затвора может оставлять плавающий затвор положительно заряженным (для  $n$ -МОПТ), что приводит к возникновению больших утечек ячейки памяти. Для предотвращения этого эффекта ячейка флэш-памяти выполняется в виде последовательного соединения двух транзисторов — транзистора с плавающим затвором и транзистора выборки, размыкающего цепь после записи/стирания. На рис. 1.4 показаны различные

конструкции двухтранзисторной ячейки флэш-памяти [20–23].

**Рис. 1.3.** Сдвиг проходных ВАХ ячейки памяти при записи и удалении заряда с плавающего затвора; 1 — удаление отрицательного заряда; 2 — запись отрицательного заряда в плавающий затвор



Для моделирования работы ячейки памяти важно описать механизмы захвата и удаления носителей заряда в плавающий затвор. Как правило, при работе флэш-памяти рассматривают два основных механизма записи и стирания — туннелирование Фаулера–Нордгема (Fowler-Nordheim, FN) носителей из канала транзистора в плавающий затвор через туннельный диэлектрик и захват горячих носителей (Source-Side-Injection SSI, Channel hot injection CHI). В табл. 1.1 приведены механизмы записи/стирания для конструкций ячеек флэш-памяти, показанных на рис. 1.4.

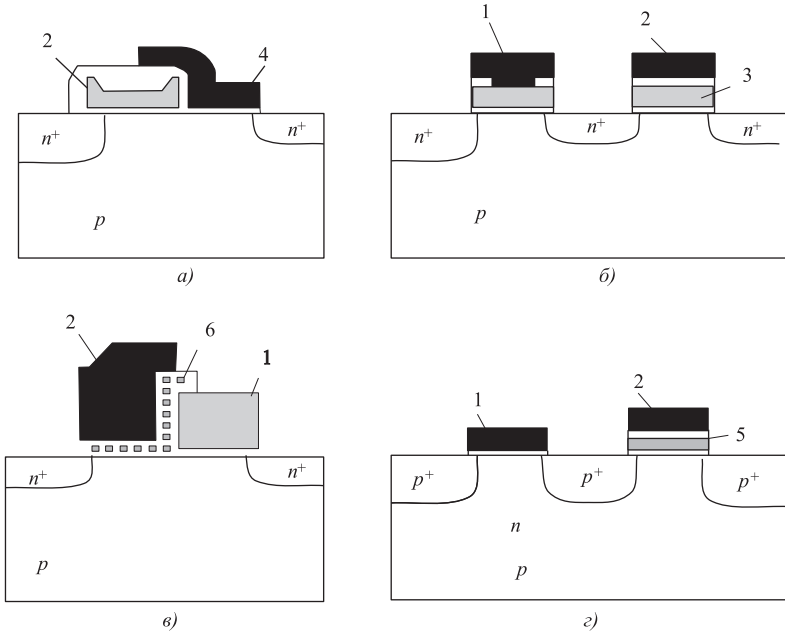
**Таблица 1.1.** Механизмы записи/стирания различных конструкций ячеек флэш-памяти

Структура	Механизм записи	Механизм стирания
SuperFlash	SSI	FN-туннелирование между поликремниевыми затворами poly-poly
2TrCell	FN	FN туннелирование из плавающего поликремниевого затвора в подложку
1,5 TrC	SSI	FN
МОНОП (SONOS)	СНЕ	FN

В модели Фаулера–Нордгема ток затвора МДП-транзистора зависит от величины напряженности электрического поля в подзатворном диэлектрике согласно [24] выражением (1.1):

$$j = A \cdot E^2 \cdot \exp\left(-\frac{B}{E}\right), \quad (1.1)$$

где  $A$  и  $B$  — параметры модели.



**Рис. 1.4.** Конструкции ячеек флэш-памяти: а) 1,5 TrCell SuperFlash [21]; б) 2TrCell [22]; в) 1,5 TrC [22]; г) 2 Tr SONOS PMOS [23] (1 — затвор транзистора выборки, 2 — управляющий затвор, 3 — плавающий затвор, 4 — шина данных, 5 — структура оксид-нитрид-оксид, 6 — нанокристаллы)

Для описания инжекции горячих носителей в подзатворный диэлектрик МДП-транзистора наиболее распространенными являются модели Lucky electron injection и Fiegna. Ток затвора первой модели описывается согласно [25] выражением (1.2):

$$I_g = \iint J_n \cdot P_s P_{\text{ins}} \left( \int_{E_b}^{\infty} P_\varepsilon P_i d\varepsilon \right) dx dy, \tag{1.2}$$

где  $P_s$  — вероятность того, что электрон пройдет расстояние  $y$  без потери энергии;  $P_\varepsilon d\varepsilon$  — вероятность того, что энергия электрона находится между  $\varepsilon$  и  $\varepsilon + d\varepsilon$ ;  $P_{\text{ins}}$  — вероятность рассеяния;  $P_i$  — вероятность отражения электрона.

Вероятности в выражении (1.2) описываются следующими формулами:

$$P_i(\varepsilon) = \frac{1}{2\lambda_r} \left( 1 - \sqrt{\frac{Eb}{\varepsilon}} \right), \tag{1.3}$$

$$P_s(y) = \exp\left(-\frac{y}{\lambda}\right), \quad (1.4)$$

$$P_\varepsilon(\varepsilon) = \frac{1}{2F_{\text{eff}}} \exp\left(-\frac{\varepsilon}{\lambda F_{\text{eff}}}\right), \quad (1.5)$$

$$P_{\text{ins}}(\varepsilon) = \exp\left(-\frac{x_0}{\lambda_{\text{ins}}}\right). \quad (1.6)$$

$Eb$  — величина энергетического барьера на границе Si–SiO<sub>2</sub>,  $F_{\text{eff}}$  — величина напряженности электрического поля в диэлектрике,  $\lambda_r$ ,  $\lambda$ ,  $\lambda_{\text{ins}}$ ,  $x_0$  — параметры модели.

Ток затвора второй модели описывается выражением (1.6) согласно [26]:

$$J_g = -qnA \int_{Eb}^{\infty} \varepsilon^{3/2} \cdot \exp\left(-\frac{\chi \cdot \varepsilon^3}{|F_{\text{eff}}|^{3/2}}\right) d\varepsilon$$

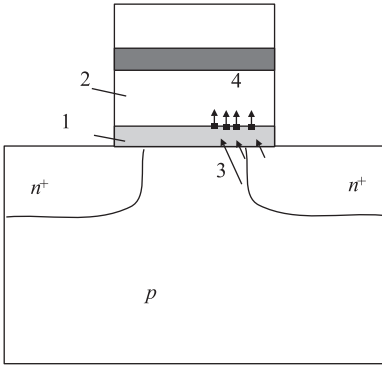
где  $A$ ,  $\chi$  — параметры модели.

Для расчета электрических характеристик ячеек флэш-памяти с плавающим затвором средствами приборно-технологического моделирования TCAD уравнения для переноса носителей в диэлектрике не решаются. Вместо этого используется следующий подход:

- так как все основные модели тока затвора (туннелирование Фаулера–Нордгейма, инжекция горячих носителей) зависят от величины напряженности электрического поля в диэлектрике, то сначала проводится расчет поля в диэлектрике;
- ток затвора рассчитывается по соответствующим выражениям и задается как граничное условие на границе раздела туннельный оксид — плавающий затвор, как показано на рис. 1.5. Ток внутри диэлектрика напрямую не рассчитывается;
- заданные граничные условия используются при дальнейшем решении уравнений переноса заряда в затворе либо для расчета заряда в плавающем затворе [27].

Моделирование процессов записи/стирания заряда в ячейке МОНОП-флэш-памяти имеет ряд особенностей. В классической МОНОП-структуре, где туннельный оксид настолько тонок, что допускает равномерное туннелирование носителей из области канала в нитрид, основным механизмом переноса заряда является межзонное туннелирование. Оно включает в себя механизм Фаулера–Нордгейма (Fowler–Nordheim), прямое туннелирование через трапецевидный барьер (Direct Tunneling), которые имеют место при определенном электрическом поле в туннельном оксиде, что зависит как от высоты потенциальных барьеров на границах кремний-оксид, оксид-нитрид, так и толщины диэлектри-

ческих слоев [28]. К ним также относится механизм туннелирования на ловушки (Trap Assisted Tunneling), который, как предполагается, вносит вклад в ток инжекции при малых электрических полях и, следовательно влияет на сохранность накопленного заряда при операциях чтения [29].



**Рис. 1.5.** Алгоритм расчета тока затвора ячейки флэш-памяти средствами TCAD (1 — туннельный SiO<sub>2</sub>; 2 — плавающий затвор; 3 — инжекция горячих носителей в области стока n-МОП-транзистора; 4 — граничные условия, на которых рассчитывается инжекционный ток)

Выражение для плотности туннельного тока межзонного туннелирования из полупроводника в область нитрида может быть записано в общем виде как [30]

$$J(E_{\text{ox}}) = C_{\text{ox}} P_{\text{ox}} P_n, \tag{1.7}$$

$$C_{\text{ox}} = \frac{q^2}{16\pi^2\hbar} \times \left( \frac{\varphi_1^{1/2} - (\varphi_1 - E_{\text{ox}}t_{\text{ox}})^{1/2}}{E_{\text{ox}}} + \frac{(\varphi_1 - \varphi_2 - E_{\text{ox}}t_{\text{ox}})^{1/2}}{E_n} \right)^{-2}, \tag{1.8}$$

где  $q$  — элементарный заряд,  $\hbar$  — редуцированная постоянная Планка,  $\varphi_1$  — потенциальный барьер на границе кремний-оксид,  $\varphi_2$  — потенциальный барьер на границе оксид-нитрид,  $E_{\text{ox}}$  — электрическое поле в туннельном окисле,  $E_n$  — электрическое поле в нитриде кремния,  $t_{\text{ox}}$  — толщина туннельного окисла, а  $P_{\text{ox}}$  и  $P_n$  представляют вероятности туннелирования через потенциальные барьеры оксида и нитрида соответственно и описываются следующими выражениями [28, 30]:

$$P_{\text{ox}} = \exp \left( -\frac{4}{3\hbar} \sqrt{2qm_{\text{ox}}^*} \frac{(\varphi_1^{3/2} - (\varphi_1 - E_{\text{ox}}t_{\text{ox}})^{3/2})}{E_{\text{ox}}} \right), \tag{1.9}$$

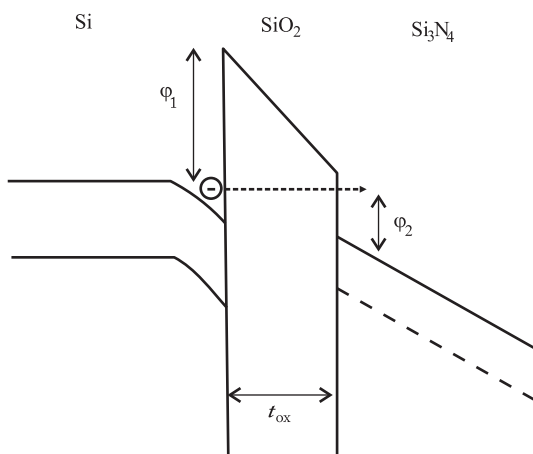
$$P_n = \exp \left( -\frac{4}{3\hbar} \sqrt{2qm_n^*} \frac{(\varphi_1 - \varphi_2 - E_{\text{ox}}t_{\text{ox}})^{3/2}}{E_n} \right), \tag{1.10}$$

где  $m_{\text{ox}}^*$  и  $m_n^*$  — эффективные массы электрона в оксиде и нитриде соответственно.

В МОНОП-структуре с очень тонкими слоями оксида (<3 нм) носители могут туннелировать из зоны проводимости кремния в зону проводимости нитрида прямо через потенциальный барьер в оксиде, как показано на рис. 1.6. Данный механизм имеет место при следующих электрических полях в туннельном оксиде:

$$\frac{\varphi_1 - \varphi_2}{t_{\text{ox}}} < E_{\text{ox}} < \frac{\varphi_1}{t_{\text{ox}}} \quad (1.11)$$

**Рис. 1.6.** Зонная диаграмма, представляющая механизм прямого туннелирования



Плотность тока может быть выражена в виде

$$J_{DT} = \frac{q^2 E_{\text{ox}}^2}{16\pi^2 \hbar} \cdot \left[ \varphi_1^{1/2} - (\varphi_1 - E_{\text{ox}} t_{\text{ox}})^{1/2} \right]^{-2} \times \exp \left( -\frac{4\sqrt{2} q m_{\text{ox}}^*}{3\hbar E_{\text{ox}}} \left[ \varphi_1^{3/2} - (\varphi_1 - E_{\text{ox}} t_{\text{ox}})^{3/2} \right] \right). \quad (1.12)$$

Данный механизм туннелирования на ловушки (Trap Assisted Tunneling) был предложен в работе [29]. На рис. 1.7 показана зонная диаграмма для этого механизма переноса заряда.

Данный механизм рассматривается при следующих электрических полях в туннельном оксиде:

$$E_{\text{ox}} \leq \frac{\varphi_1 - \varphi_2 - \varphi_t}{d_{\text{ox}}}, \quad (1.13)$$

где  $\varphi_t$  — положение уровня ловушек относительно зоны проводимости.

При этом плотность туннельного тока записывается в виде [27]

$$J_{\text{TAT}} = \frac{qN_t}{\tau_0 \left( \frac{qE_n}{\gamma kT} - 2k_n \right)} \cdot \exp \left( -2(k_{\text{ox}} - \gamma k_n) t_{\text{ox}} - \frac{2\gamma k_n \varphi_3}{E_n} \right),$$

где  $k_{\text{ox}} \approx (2m_{\text{ox}}^* q \varphi_1)^{1/2} / \hbar$ ,  $k_n \approx (2m_n^* q \varphi_1)^{1/2} / \hbar$ ,  $\varphi_3 = \varphi_1 - \varphi_2 - \varphi_t$ ,  $\gamma = \varepsilon_n / \varepsilon_{\text{ox}}$ ,  $\tau$  — постоянная времени (время, необходимое ловушке для захвата или эмиссии носителя) порядка  $10^{-12}$  или  $10^{-14}$  с.,  $N_t$  — концентрация ловушек, а  $\varphi_t$  — энергетический уровень ловушек в нитриде.

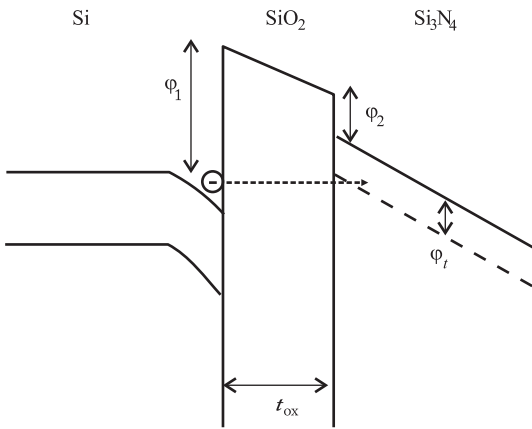
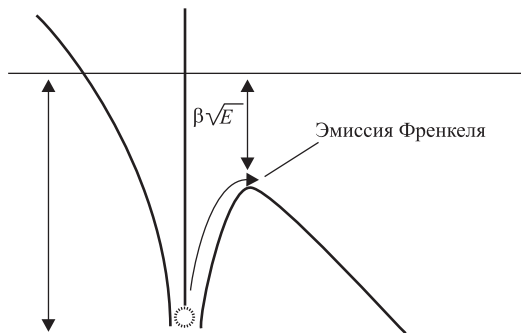


Рис. 1.7. Случай тунnelирования на ловушки в нитриде

Проводимость в диэлектрике может возникать вследствие захвата и эмиссии заряда в объеме диэлектрика, которые описываются механизмом Пула – Френкеля. Его можно определить как термоэлектронную эмиссию захваченных носителей с уровня ловушек в зону проводимости или валентную зону диэлектрика под действием приложенного электрического поля. Поле в диэлектрике уменьшает высоту потенциального барьера с одной стороны потенциальной ямы ловушки, что увеличивает вероятность для электрона «убежать» из нее. Таким образом, эффект Пула – Френкеля заключается в понижении термической энергии ионизации кулоновских притягивающих центров при наличии внешнего электрического поля [31]. На рис. 1.8 представлено уменьшение барьера под действием приложенного поля. Для того чтобы эмиссия Пула – Френкеля имела место, необходимо, чтобы ловушка была нейтральной при захвате электрона и положительно заряженной при его испускании. Таким образом, взаимодействие между положительно заряженной ловушкой и электроном обеспечивается с помощью кулоновской силы [32].

**Рис. 1.8.** Эмиссия Пула–Френкеля из ловушечного центра



На рис. 1.8  $\varphi_t$  — общее количество энергии, необходимое электру для того, чтобы «сбежать» из ловушки при отсутствии электрического поля;  $\beta\sqrt{E}$  — величина, на которую уменьшается высота потенциального барьера для ловушки при электрическом поле  $E$ . Величина  $\beta$  является коэффициентом Пула–Френкеля, который определяется как

$$\beta = \sqrt{\frac{q^3}{4\pi\epsilon_0\epsilon_\infty}},$$

где  $q$  — элементарный заряд,  $\epsilon$  — диэлектрическая проницаемость вакуума,  $\epsilon_\infty$  — высокочастотная диэлектрическая постоянная для диэлектрика. При наличии электрического поля эффективная величина потенциального барьера для ловушки будет равна  $\varphi_t - \beta\sqrt{E}$ . Электрическая проводимость как функция от электрического поля может быть записана следующим образом:

$$\sigma = C \exp\left(-\frac{\varphi_t}{kT}\right) \exp\left(\frac{\beta\sqrt{E}}{kT}\right),$$

где  $C$  — коэффициент пропорциональности,  $k$  — постоянная Больцмана,  $T$  — температура.

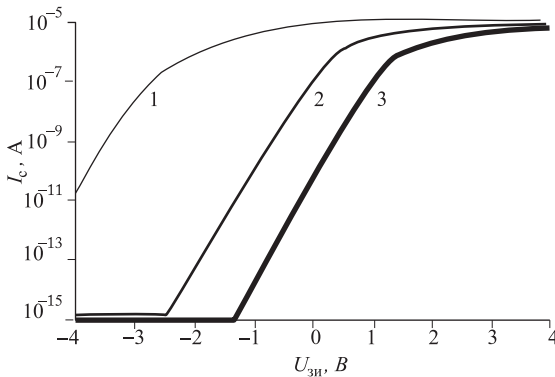
Плотность тока с учетом эффекта Пула–Френкеля рассчитывается как произведение проводимости на электрическое поле. Необходимо отметить, что эффект Пула–Френкеля имеет место в относительно слабых электрических полях, а следовательно, является важным механизмом утечки заряда во время хранения.

Характеристики ячеек флэш-памяти могут быть исследованы средствами приборно-технологического моделирования в среде TCAD. В работе [33] проведены моделирование технологического маршрута и расчет электрических характеристик ячейки флэш-памяти с проектными нормами 90 нм. Структура транзистора показана на рис. 1.9. Результаты расчета проходной ВАХ в режимах записи и стирания показаны на рис. 1.10.





**Рис. 1.9.** Двухмерная модель однобитной NAND-ячейки флэш-памяти (1 — режим стирания заряда с плавающего затвора; 2 — чистая ячейка памяти (запись и стирание не проводилось); 3 — режим записи отрицательного заряда на плавающий затвор  $n$ -МОП-транзистора)



**Рис. 1.10.** Результаты расчета проходных ВАХ запоминающего транзистора с плавающим затвором в различных режимах работы ячейки памяти

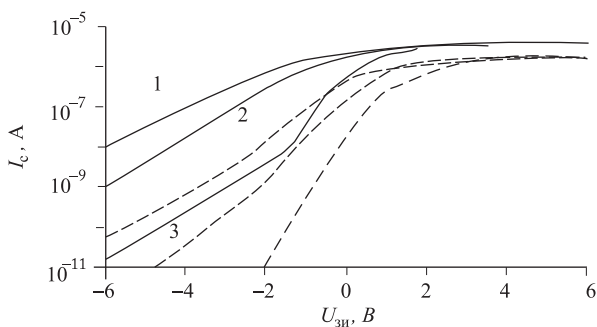
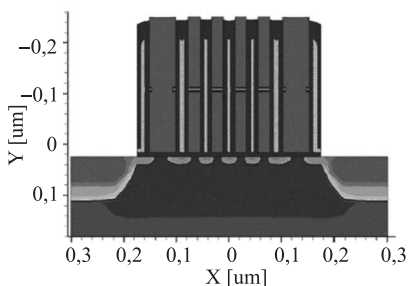
В работе [34] рассмотрено моделирование перспективной ячейки флэш-памяти с проектными нормами 22 нм. Двухмерная модель четырехбитной ячейки NAND-ячейки памяти с длиной канала запоминающих транзисторов 22 нм и длиной канала транзисторов выборки 50 нм (левый и правый транзисторы) показана на рис. 1.11.

На рис. 1.12 показаны расчетные проходные ВАХ структуры, позволяющие оценить окно памяти ячейки памяти.

Моделирование показало, что окно памяти рассматриваемой ячейки флэш-памяти, определенное из рис. 1.12 как разность между пороговыми напряжениями по уровню тока стока 100 нА, составляет 2,1 В. Так как для создания работоспособной ячейки флэш-памяти требуется

большее окно памяти (порядка 3 В), то в [34] предлагается модифицировать технологический процесс создания ячейки. Моделирование показало, что увеличение энергии ионной имплантации при формировании сильнолегированных областей стока/истока позволяет увеличить глубину внутренних  $p$ - $n$ -переходов ячейки флэш-памяти и увеличить окно памяти до 3,4 В, как также показано на рис. 1.12.

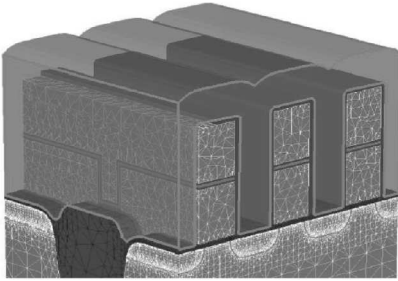
**Рис. 1.11.** Двухмерная модель четырехбитной NAND-ячейки флэш-памяти с проектными нормами 22 нм



**Рис. 1.12.** Расчетные проходные ВАХ ячейки флэш-памяти с проектными нормами 22 нм для стандартного (пунктир) и оптимизированного (сплошная линия) технологического процесса формирования ячейки флэш-памяти (1 — режим стирания заряда; 2 — чистая ячейка памяти; 3 — режим записи)

Флэш-память с проектными нормами 90 нм представляет собой большой массив ячеек. На работу одной ячейки наноразмерной флэш-памяти оказывает большое влияние состояние соседних ячеек. Таким образом, для корректного описания работы наноразмерной ячейки флэш-памяти необходимо трехмерное, а не двухмерное моделирование. В работе [35] рассмотрены вопросы трехмерного моделирования ячейки флэш-памяти средствами TCAD. На рис. 1.13 показана трехмерная модель 6-битной NAND-ячейки памяти с плавающим затвором и проектными нормами 90 нм. При создании модели для трехмерного моделиро-

вания используются особые алгоритмы построения конечно-элементной сетки пространственной дискретизации, позволяющей сгущать сетку не только на границах  $p$ - $n$ -переходов и в канале транзисторов, но и вдоль границ раздела различных материалов, как видно из рис. 1.13.



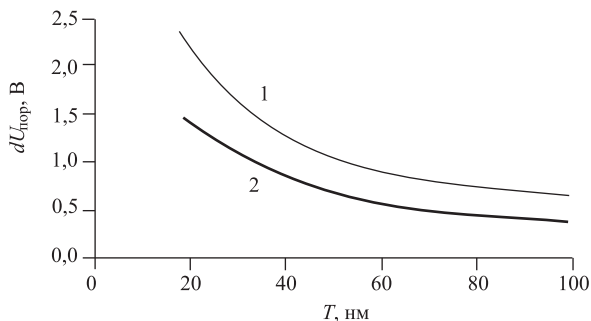
**Рис. 1.13.** Трехмерная модель шести ячеек NAND-ячейки флэш-памяти

При трехмерном моделировании существенно возрастают объемы вычислений, так как сетка может содержать порядка 100 000 точек. Дифференциальные уравнения, используемые для описания процессов переноса заряда в трехмерной модели флэш-памяти, приводятся к линейному виду, и далее решается система линейных алгебраических уравнений (СЛАУ). В двухмерном случае для решения СЛАУ используются прямые методы, обладающие высокой точностью. Однако в трехмерном случае использование прямых методов существенно увеличивает время вычислений. Для ускорения вычислений в трехмерном случае используются итерационные методы решения СЛАУ.

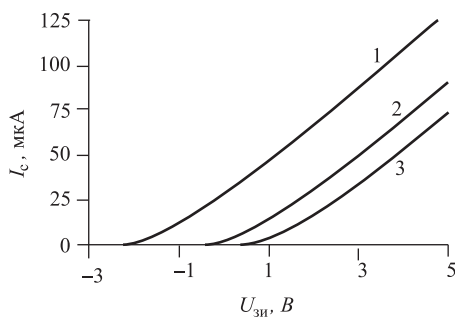
С использованием трехмерной модели в [35] было исследовано влияние толщины слоя  $\text{Si}_3\text{N}_4$ , разделяющего затворы соседних ячеек, а также заряда соседних ячеек на проходные характеристики и пороговое напряжение центральной ячейки флэш-памяти с проектными нормами 90 нм, как показано на рис. 1.14 и 1.15.

Трехмерное моделирование показало, что пороговое напряжение ячейки флэш-памяти существенно возрастает при толщинах изолирующего нитрида менее 60 нм. Для уменьшения взаимного влияния ячеек в [36] предлагается уменьшить толщину плавающего затвора и использовать изолирующий диэлектрик с меньшей, чем у  $\text{Si}_3\text{N}_4$ , диэлектрической проницаемостью.

Исследования, проведенные в УНЦ приборно-технологического моделирования НИУ МИЭТ, позволили оценить влияние конструктивных параметров на основные характеристики наноразмерной ячейки флэш-памяти на основе МОНОП-структуры. В качестве инструмента исследования использована система приборно-технологического моделирования Sentaurus TCAD компании Synopsys.



**Рис. 1.14.** Зависимость порогового напряжения средней ячейки от толщины нитрида между ячейками и заряда в соседних ячейках (1 — заряд соседней ячейки равен  $-0,5$  фКл; 2 — заряд соседней ячейки равен  $-0,8$  фКл)

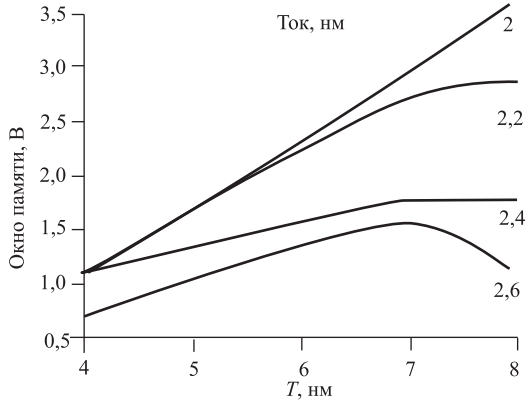


**Рис. 1.15.** Проходные ВАХ одной ячейки памяти с учетом влияния заряда в плавающих затворах соседних ячеек (1 — заряд соседней ячейки равен нулю; 2 — заряд соседней ячейки равен  $-0,5$  фКл; 3 — заряд соседней ячейки равен  $-0,8$  фКл)

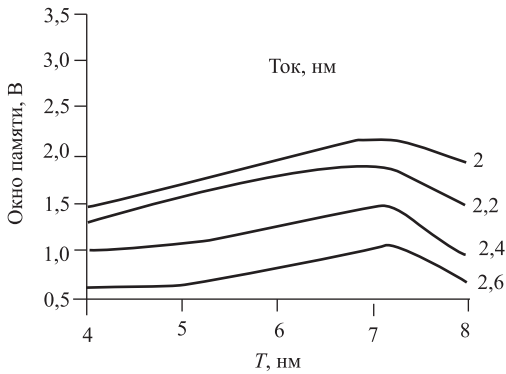
На рис. 1.16 представлена зависимость окна памяти МОНОП-транзистора от толщины нитрида кремния при различных толщинах туннельного оксида и фиксированном значении блокирующего оксида. Из рис. 1.16 видно, что для толщины туннельного оксида 2 нм увеличение толщины нитрида кремния приводит к значительному увеличению окна памяти. Максимум окна памяти достигается при соотношении толщин ОНО стека: туннельный оксид — 2 нм, нитрид кремния — 8 нм, блокирующий оксид — 4 нм.

На рис. 1.17 представлена зависимость окна памяти МОНОП-транзистора от толщины блокирующего оксида при различных толщинах туннельного оксида и фиксированном значении нитрида кремния. Из рисунка следует, что максимальное окно памяти наблюдается при толщине

нитрида в 7 нм. Это, по-видимому, связано с накоплением остаточного заряда, что можно решить увеличением времени стирания. Окно памяти не превышает 2 В.



**Рис. 1.16.** Зависимость окна памяти от толщины нитрида ( $T$ ) при толщине блокирующего оксида ( $T_{ок}$ ) 4 нм и различных толщинах туннельного оксида

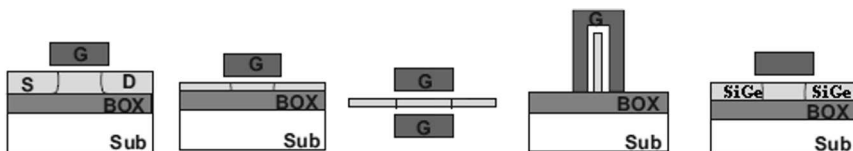


**Рис. 1.17.** Зависимость окна памяти от толщины блокирующего оксида ( $T$ ) при толщине нитрида 4 нм и различных толщинах туннельного оксида ( $T_{ок}$ )

### 1.3. Моделирование перспективных транзисторных структур

**Технология кремний-на-изоляторе для низковольтных применений.** Одним из важнейших на сегодня приоритетов развития технологии ИС является снижение потребляемой мощности. МДП-транзисторы, сформированные по технологии кремний-на-изоляторе (КНИ), в данном случае имеют ряд преимуществ по сравнению с объемными. Наличие скрытого окисла под областями стока/истока существенно снижает паразитные емкости, что способствует не только снижению динамического энергопотребления, но и увеличению быстродействия. Помимо сниженного энергопотребления и повышенного быстродействия схемы, изготовленные по КНИ-технологии, устойчивы к воздействию импульсной радиации, имеют высокую степень интеграции и не подвержены тиристорному эффекту.

На рис. 1.18 показаны различные конструкции КНИ МДП-транзисторов. В частично обедненных транзисторах (рис. 1.18, *a*) толщина пленки кремния обычно составляет 100–200 нм и оказывается больше толщины области обеднения в пленке. В полностью обедненных транзисторах (рис. 1.18, *б*) обедненная область распространяется на всю толщину пленки кремния, которая обычно составляет менее 50 нм. К преимуществам тонкопленочных транзисторов, относятся малое пороговое напряжение и отсутствие эффектов «плавающей» подложки. Кроме того, при уменьшении толщины пленки кремния уменьшаются подпороговый размах (*S*-фактор) и, следовательно, подпороговые токи, что является ценным для низковольтных применений.



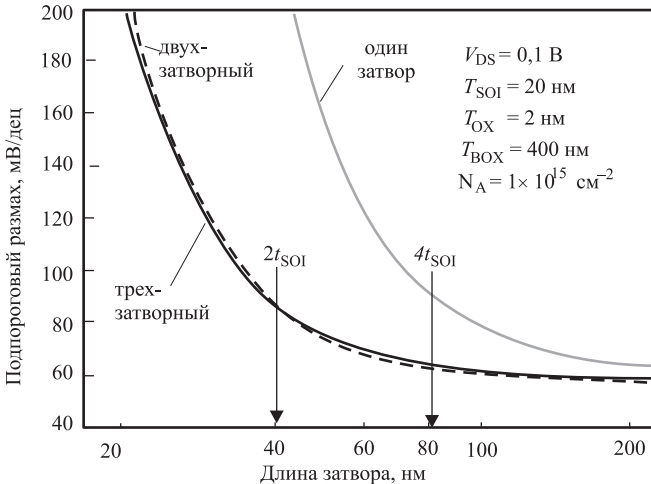
**Рис. 1.18.** Различные конструкции КНИ МДП-транзисторов: *a*) частично обедненный; *б*) тонкопленочный (полностью обедненный); *в*) с двойным затвором; *г*) FinFET; *д*) с напряженным кремнием для рМДП

Для низковольтных применений также широко используется структура с двойным затвором (рис. 1.18, *в*), которая помимо всех преимуществ тонкопленочных КНИ МДП-транзисторов позволяет контролировать пороговое напряжение как верхним, так и нижним затвором (подложкой).

В многозатворных КНИ МДП-транзисторах, один из вариантов которых (FinFET) представлен на рис. 1.18, *г*, затвор окружает область

канала с трех (или со всех) сторон, что повышает степень управляемости зарядом в канале и существенно ослабляет все короткоканальные эффекты.

В работах [37, 38] приведена зависимость подпорогового размаха от длины затвора для тонкопленочных КНИ МДП-структур с одинарным, двойным и тройным затворами и одинаковой толщиной пленки кремния. Транзистор с одним затвором оказывается неустойчивым к короткоканальным эффектам из-за недостаточной электростатической связи затвора с подложкой. Для преодоления этой проблемы длина затвора должна приблизительно в 4 раза превышать толщину пленки кремния. В то же время транзисторы с двойным и тройным затвором в гораздо меньшей степени демонстрируют короткоканальные эффекты (рис. 1.19), поэтому достаточно, чтобы длина затвора превосходила толщину пленки кремния в 2 раза. Среди многозатворных транзисторов с длиной канала до 10 нм хорошо себя показал FinFET [39] благодаря слабо выраженным короткоканальным эффектам, высокой производительности и относительно простой и совместимой с существующими технологии изготовления.



**Рис. 1.19.** Моделирование зависимости подпорогового наклона от длины затвора для КНИ МДП-транзисторов с одинарным, двойным и тройным затворами

Однако у FinFET, как и у всех тонкопленочных транзисторов заметно падает подвижность носителей в канале, что связано с растущим вкладом рассеивания носителей на границе раздела пленки кремния со скрытым окислом при уменьшении толщины пленки кремния.

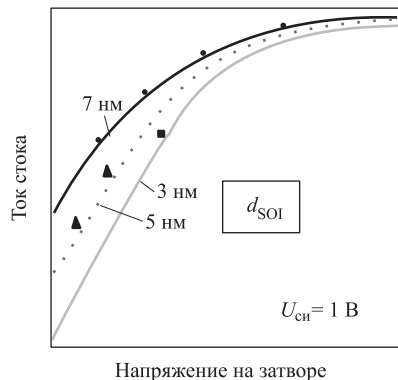
Технология напряженного кремния [40] для КНИ МДП-транзисторов (рис. 1.18, *д*) позволяет повысить подвижность носителей в канале за счет растяжения (для nМДП) и сжатия (для pМДП) кремниевой кристаллической решетки в канале транзистора. Технология основана на том, что величина подвижности носителей заряда в полупроводнике зависит от их эффективной массы, которую можно изменять, подвергая кристаллическую кремниевую решетку воздействию механического напряжения.

Комбинируя технологию многозатворных транзисторов с технологией напряженного кремния, можно создавать высокопроизводительные наноразмерные транзисторы со сниженным энергопотреблением [41–45].

#### Моделирование ультратонких КНИ МДП-транзисторов.

С уменьшением толщины пленки кремния уменьшается подпороговый размах и токи утечки (рис. 1.20). Однако для эффективного подавления короткоканальных эффектов толщина пленки кремния должна быть от  $1/3$  до  $1/4$  длины затвора. При толщинах пленки кремния менее 10 нм говорят об ультратонких транзисторах. Подвижность в таких транзисторах продолжает падать из-за рассеивания носителей на границе кремний-окисел. Кроме того, при толщинах пленки 5–6 нм движение носителей заряда в канале начинает подчиняться квантово-механическим законам. Растет также разброс порогового напряжения из-за возрастающего влияния флуктуации толщины пленки кремния.

**Рис. 1.20.** Токи утечки для ультратонких КНИ МДП-транзисторов с разной толщиной пленки кремния ( $d_{\text{SOI}}$ )



Из сказанного следует, что правильная оценка порогового напряжения, подпорогового тока, подпорогового размаха ВАХ транзистора и подвижности носителей в канале открытого транзистора становится особенно актуальной. Численное моделирование, включающее квантово-размерные эффекты, туннелирование зона-зона и прямое туннелиро-



вание исток-сток, дает приемлемые характеристики даже для транзисторов с длиной канала 2–8 нм.

Для управления пороговым напряжением полностью обедненного КНИ МДП-транзистора с двойным затвором используют три подхода: изменение работы выхода материала затвора ( $\Phi_m$ ) за счет подбора материала затвора, изменение степени легирования канала ( $N_{\text{SOI}}$ ), настройку напряжением на нижнем затворе. При этом первый и третий методы позволяют более эффективно, чем второй метод, справляться с проблемой флуктуации порогового напряжения.

Повышая работу выхода материала затвора, можно увеличивать токи транзистора благодаря возможности снижения электрического поля в кремнии под затвором на границе с окислом и, следовательно, увеличения подвижности носителей заряда. Степень легирования канала в этом случае минимальна ( $\sim 10^{15} \text{ см}^{-3}$ ). Этот метод позволяет обеспечить высокие рабочие токи как для  $n$ -МДП-, так и для  $p$ -МДП-транзистора [46].

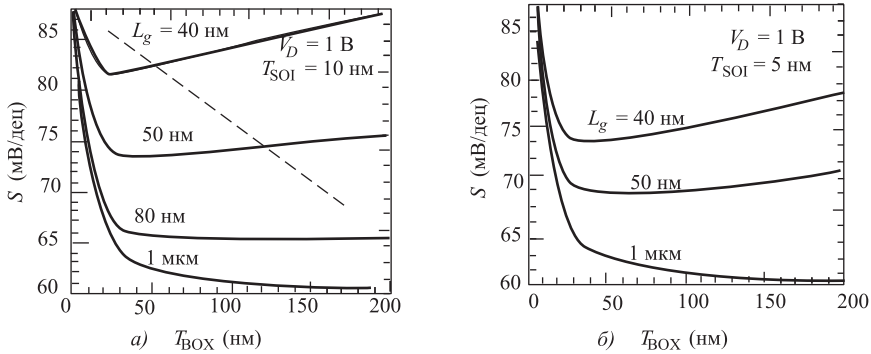
В подходе, основанном на изменении степени легирования, концентрация в канале нанометрового тонкопленочного транзистора должна быть достаточно высока ( $\sim 10^{18} \text{ см}^{-3}$ ) для преодоления короткоканальных эффектов. В этом случае пороговое напряжение сильно зависит от формы области пространственного заряда в канале, что является основной причиной флуктуации величины порогового напряжения [47–49].

Третий подход основан на том, что в условиях полного обеднения отсутствует квазинейтральная область в канале транзистора. Поэтому в полностью обедненном КНИ-транзисторе силовые электрические линии от верхнего затвора могут достигать нижнего затвора. Поверхностные потенциалы на двух границах раздела оказываются электрически связанными друг с другом, а следовательно, зависят от напряжения не только на верхнем затворе, но и на нижнем. При отрицательном смещении на нижнем затворе степень легирования канала может быть минимальна ( $\sim 10^{15} \text{ см}^{-3}$ ). Модели транзисторов с полным обеднением должны учитывать электростатическую связь двух затворов.

Повышение работы выхода и одновременно управление пороговым напряжением с помощью нижнего затвора КНИ МДП-транзистора со слаболегированным каналом позволяют максимально эффективно справиться с проблемой флуктуации порогового напряжения [50–52].

Малый подпороговый размах является одним из преимуществ ультратонких КНИ МДП-транзисторов. Его величина зависит от конструкции транзистора, в частности от длины канала, толщины пленки кремния [53], толщины скрытого окисла [54] и диэлектрической проницаемости скрытого слоя, альтернативного окислу [55]. Влияние первых трех параметров проиллюстрировано на рис. 1.21. Для нанометровых транзи-

стороров зависимость подпорогового размаха от толщины скрытого слоя имеет экстремум (минимум).



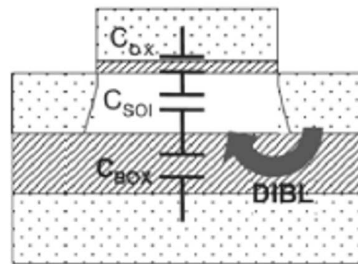
**Рис. 1.21.** Зависимость подпорогового наклона ( $S$ ) от толщины скрытого слоя окисла ( $T_{\text{BOX}}$ ) при различных длинах канала ( $L_g$ ) и толщинах пленки кремния ( $T_{\text{SOI}}$ ) 5 нм и 10 нм

Для оценки влияния конструктивных параметров на подпороговый размах в [56] предложена формула

$$S = \frac{kT}{q} \ln 10 \left( 1 + \frac{C_{\text{SOI}}}{C_{\text{OX}}} \cdot \frac{C_{\text{BOX}}}{C_{\text{BOX}} + C_{\text{SOI}}} \right),$$

где  $C_{\text{SOI}}$ ,  $C_{\text{OX}}$  и  $C_{\text{BOX}}$  — емкости кремниевой пленки, подзатворного окисла и скрытого окисла соответственно (рис. 1.22).

С увеличением толщины скрытого окисла ( $T_{\text{BOX}}$ ) уменьшается его емкость ( $C_{\text{BOX}}$ ), а емкость подзатворного диэлектрика ( $C_{\text{OX}}$ ) возрастает, что приводит к уменьшению величины подпорогового размаха ( $S$ ). С другой стороны, для короткоканальных транзисторов с ростом  $T_{\text{BOX}}$  начинает проявляться DIBL-эффект [57]: проникновение поля стока в канал транзистора через скрытый окисел (рис. 1.22), что приводит к увеличению подпорогового размаха. При уменьшении  $T_{\text{BOX}}$  DIBL-эффект подавляется, поскольку поле стока проникает через скрытый окисел в подложку, а не в канал. Поскольку с уменьшением толщины скрытого окисла на подпороговый размах начинают влиять два рассмотренных эффекта: один — повышая,



**Рис. 1.22.** Емкости в тонкопленочном КНИ МДП-транзисторе

другой — понижая величину  $S$ , то существует оптимальная толщина  $T_{\text{ВОХ}}$ , при которой подпороговый наклон имеет минимальное значение (рис. 1.21).

Для дальнейшего уменьшения подпорогового размаха можно заменить окисел в скрытом слое альтернативным диэлектриком с более низкой диэлектрической проницаемостью.

**Масштабирование SiGe гетеропереходных биполярных транзисторов.** Технология SiGe ГБТ не является новой и уже достигла своей «зрелости»: об этом свидетельствует большое количество «фаундри», открытых по всему миру. На сегодняшний день существует уже несколько технологических уровней серийного производства, доступных в качестве дополнительных опций в пакете предложений ведущих кремниевых КМОП-фаундри. Растущая же привлекательность SiGe ГБТ обусловлена, в первую очередь, уникальными характеристиками этой технологии. Во-первых, это совместимость с КМОП-технологией без снижения выхода годных или степени интеграции. Во-вторых, это высокое быстродействие, позволяющее создавать СВЧ-приборы. Кроме того, так как в SiGe ГБТ перенос носителей осуществляется по вертикали, характеристики этих транзисторов не так сильно зависят от литографических размеров, как для традиционных КМОП-транзисторов. Совместное использование SiGe ГБТ и КМОП (SiGe БиКМОП) позволяет использовать преимущества обеих технологий. В частности, SiGe ГБТ могут быть использованы для аналоговых и СВЧ-сигналов или для сверхбыстрой цифровой части, КМОП-транзисторы — для более медленной логической части схем, схем с высокой плотностью размещения элементов, схем памяти и некоторых аналоговых примитивов.

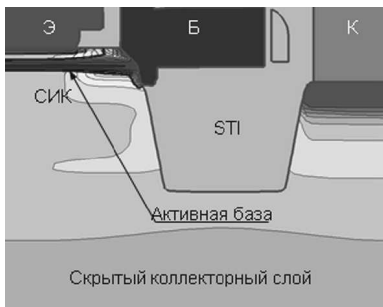
Приборы на основе Si/SiGe способны работать в СВЧ- и микроволновом диапазонах, в ряде применений составляя конкуренцию приборам на основе  $A^{III}B^V$ -материалов по себестоимости, степени интеграции, проценту выхода годных.

По прогнозу ITRS [58] на ближайшие 12 лет, наблюдается закономерная тенденция к росту граничной и максимальной частот до уровня  $\sim 0,5$  ТГц и  $\sim 0,9$  ТГц соответственно при увеличении плотности коллекторного тока. За этот же период ширина эмиттерного окна уменьшится вдвое. Продолжат снижаться пробивное напряжение база-коллекторного  $p$ - $n$ -перехода и напряжение смыкания базы (пробой эмиттер-коллектор), в то время как коэффициент усиления базового тока будет возрастать, а шумы ГБТ продолжат снижаться. Таким образом, технология кремний-германиевого гетеропереходного биполярного транзистора остается актуальной и востребованной для мировой микроэлектронной индустрии.

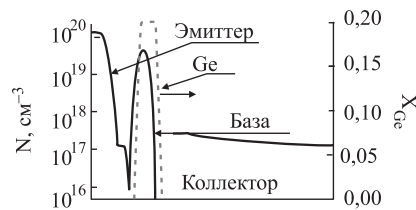
По этой технологии изготавливают схемы беспроводной связи (GSM, CDMA, Wi-Fi), локации (GPS, радары), оптических телекоммуникационных линий (LAN), маломощную усилительную технику, смесители, фазодетекторы и многое другое.

В одной из работ [59], проведенных научными сотрудниками ОАО «НИИМЭ» и Национального исследовательского университета «МИЭТ», рассмотрено влияние масштабирования  $n$ - $p$ - $n$  SiGe гетеропереходного биполярного транзистора (ГБТ) на его динамические характеристики. Продемонстрированы изменения максимальной и граничной частот прибора при переходе к БиКМОП с проектными нормами 90 нм, а также их зависимость от конструктивно-технологических вариаций прибора.

За основу была взята конструкция кремний-германиевого гетеропереходного  $n$ - $p$ - $n$ -транзистора, произведенная по базовой технологии А (проектная норма 0,18 мкм) на предприятии ОАО «НИИМЭ» и «Микрон» совместно с корпорацией INP, Германия. Исследованная конструкция SiGe ГБТ (рис. 1.23) — полностью самосовмещенная (требуется лишь одна дополнительная операция фотолитографии для изготовления прибора), относится к классу экономичных технологий (имплантированный, а не эпитаксиальный коллектор). Активная кремний-германиевая база формируется неселективной низкотемпературной эпитаксией. Бор активной базы встраивается в слой SiGe в процессе его эпитаксии. Одномерное сечение структуры ГБТ по центру эмиттера представлено на рис. 1.24.



**Рис. 1.23.** Двумерное сечение структуры SiGe ГБТ (Э — эмиттер, Б — база, К — коллектор, СИК — селективно имплантированный коллектор, STI — мелкая щелевая изоляция)



**Рис. 1.24.** Одномерное сечение структуры SiGe ГБТ по центру эмиттера

Исследованная структура SiGe ГБТ встроена в КМОП-маршрут А с проектной нормой 0,18 мкм [60, 61]. Однако при переходе к технологии В с проектной нормой 0,09 мкм динамические характеристики SiGe ГБТ оказываются недостаточными, чтобы соответствовать частоте

СВЧ КМОП-транзисторов. В связи с этим возникла необходимость дополнительного исследования способов повышения быстродействия ГБТ.

Граничную и максимальную частоты удалось повысить за счет оптимизации профиля Ge в эпитаксиальной кремний-германиевой базе (варьировались вид профиля, градиент и максимальная мольная доля германия), профилей скрытого коллекторного слоя, селективно-имплантированного коллектора. Вертикальное и латеральное масштабирование структуры также привело к росту  $f_T$  и  $f_{max}$ .

Проведенные исследования показали возможность встраивания рассматриваемой выше структуры кремний-германиевого гетеропереходного биполярного транзистора в БиКМОП-маршрут с проектными нормами 90 нм. При этом частотные характеристики прибора оказываются  $\geq 100$  ГГц, что превышает аналогичные показатели СВЧ КМОП-транзисторов.

В результате проведенных исследований структуры SiGe ГБТ получены зависимости, позволяющие увеличить граничную частоту в 3 раза. Значение максимальной частоты при этом оказывается не ниже значения  $f_T$ .

**Калибровка программ приборно-технологического моделирования.** При моделировании технологии изготовления прибора и расчете электрофизических характеристик используется семейство моделей, отвечающих за разные эффекты и имеющих свои границы применимости. Даже в рамках границ модель требуется оптимизировать или калибровать для более точного описания реального прибора. Таким образом, калибровка моделей является необходимым шагом в процессе получения высокоточных результатов.

В литературе можно встретить два подхода к калибровке процессов и приборов. Первый из них и самый распространенный можно охарактеризовать как прямое моделирование [62–69], а второй подход называют обратным, или инверсным, моделированием [70–74]. Разница этих двух подходов заключается в том, что в первом случае калибровка начинается с настройки параметров моделей технологических операций на основе анализа экспериментальных профилей распределения примеси, полученных методом вторичной ионной масс-спектропии, и профилей, полученных в результате моделирования, а затем проводится настройка электрофизических моделей. Во втором случае построение профилей производится на основе электрических измерений готового прибора. По результатам исследования приборных характеристик восстанавливаются одно- и двумерные профили распределения примеси.

Особенности процесса калибровки могут быть проиллюстрированы на примере первого подхода. Остановимся более подробно на первом подходе калибровки приборов. Процесс калибровки разбивают на эта-

пы: восстановление геометрии прибора, подгонка профилей легирования примеси в одномерном случае, получение профилей легирования в результате двумерного технологического моделирования, настройка параметров для электрофизического моделирования.

Анализ геометрии прибора проводится по результатам экспериментов, полученных с применением просвечивающего электронного микроскопа (ПЭМ), сканирующего электронного микроскопа (СЭМ). При этом геометрия восстанавливается, например, на таких операциях, как формирование поликремниевого затвора, областей спейсеров, силицида и операциях травления и осаждения и т.п. Основной целью является получение соответствия геометрии структуры, полученной в результате экспериментальных данных и моделирования на разных стадиях формирования прибора.

Следующий этап заключается в подгонке профилей распределения примесей как после процессов ионной имплантации (ИИ), так и в результате последующих отжигов. Основными операциями являются процессы формирования кармана, канала, расширенных областей (LDD, pocket, halo) и сток/истоковых областей. На операциях имплантации калибруются модели, отвечающие за распределение примеси в структуре. Возможно использовать моделирование процесса при помощи метода Монте-Карло или использовать аналитические модели. Метод Монте-Карло является достаточно трудозатратным с точки зрения вычислительных ресурсов и времени, поэтому в большинстве случаев используются аналитические модели, в основном модель Пирсона [75]. Для учета каналирования используются два сопряженных распределения Пирсона с разным набором параметров.

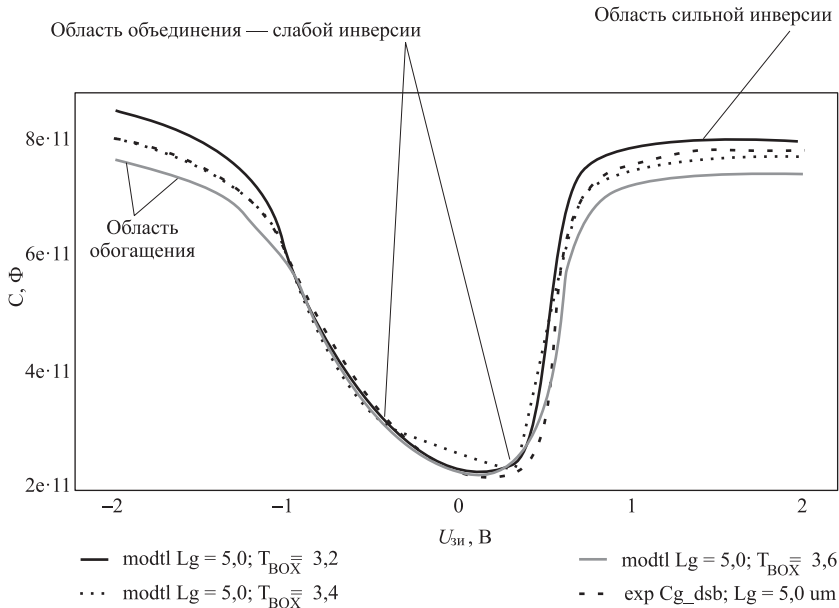
Наиболее сложной является подгонка профиля в результате проведения температурных операций (отжигов). На диффузию примеси в субмикронных приборах влияют распределение, взаимодействие и заряд точечных дефектов (междоузлий, вакансий) [76–79], начальное распределение точечных дефектов рассчитывается исходя из типа примеси и режима ионной имплантации. Времена отжигов уменьшаются от десятков минут до секунд, внедряются методы лазерного отжига. На первый план выходят эффекты, связанные с временно-ускоренной диффузией (TED-Transient Enhanced Diffusion), кластеризацией примеси, причем такие кластеры могут играть роль хранилища или источника дефектов [80–85]. Диффузия идет не только в объеме полупроводника, но также на границе раздела оксид-полупроводник. Современные модели учитывают следующие эффекты перераспределения примеси: активация (деактивация) примеси, взаимодействие примесь-дефект, химические реакции на поверхностях и в объеме материалов, поток материала, движение поверхности материала, внутренние электрические поля. Вза-

имедействие диффузантов, дефектов и прочих примесей и процессы рекомбинации учитываются отдельными членами в уравнении диффузии. Информацию о проводимости слоев (активации примеси) дает измерение поверхностного сопротивления.

После получения одномерного приближения профилей распределения примеси переходят к двумерному анализу структуры. На данном этапе происходит анализ боковой диффузии примеси, что определяет эффективную длину канала субмикронных транзисторов. При расчете распределения примеси в процессе технологического моделирования учитывается влияние электростатического потенциала, распределение которого в структуре получается из решения уравнения Пуассона. Для наноразмерных МОП-транзисторов с тонким подзатворным диэлектриком точность рассчитываемого распределения электростатического потенциала, зависящая в том числе от выбора граничных условий и учета квантово-механических эффектов, заметно влияет на результирующий профиль распределения примеси [86], так как значения многих параметров при технологическом моделировании зависят от положения уровня Ферми (коэффициенты диффузии, скорости кластеризации и другие). Такой подход позволяет рассчитать эффект накопления примеси на границе раздела кремния (поликремния) с диэлектриком, а также повысить точность расчета электрических параметров структуры [86].

В результате настройки моделей, описывающих технологические процессы и маршрут изготовления прибора, будут получена заданная геометрия и профили распределения примеси в транзисторе, что позволяет перейти к калибровке параметров для электрофизических моделей. Основными моделями, влияющими на характеристики транзисторов, являются модели подвижности, квантования носителей заряда, генерации-рекомбинации. Для калибровки в первую очередь анализируются вольт-фарадные характеристики (ВФХ) МОП-структуры, для чего используются тестовые МОП-структуры или транзисторные структуры с большой площадью.

ВФХ можно разбить на области (рис. 1.25): сильной и слабой инверсии, область обеднения, область обогащения. Каждой из этих областей соответствует свой набор конструктивно-технологических параметров, оказывающих на нее влияние, в том числе толщина подзатворного оксида, заряд в оксиде и на поверхностных состояниях, концентрация примеси на поверхности полупроводника, градиент концентрации в канале, профиль распределения примеси в объеме полупроводника. На рис. 1.25 приведены результаты моделирования ВФХ с учетом вариации толщины подзатворного оксида и концентрации примеси в поликремнии для структуры  $n$ -канального КНИ МОП-транзистора с проектными нормами 0,18 мкм.



**Рис. 1.25.** Результаты моделирования ВФХ МОП-транзистора с учетом влияния конструктивно-технологических параметров при варьировании: толщины подзатворного оксида

Толщина подзатворного оксида сильнее всего оказывает влияние на ВФХ в области обогащения и сильной инверсии, определяя емкость подзатворного оксида. Концентрация примеси в поликремнии сильнее всего влияет в области сильной инверсии, так, с уменьшением концентрации растет ширина ОПЗ в поликремнии на границе оксид-поликремний и уменьшается результирующее значение емкости. В области обогащения на значение емкости оказывает влияние только толщина оксида, однако при толщине оксида менее 2 нм при некотором напряжении наблюдается резкое падение емкости, что связано с туннелированием носителей заряда сквозь диэлектрик [87].

При достижении совпадения экспериментальных и расчетных ВФХ осуществляется калибровка моделей подвижности. Используя экспериментальные ВАХ длинноканального транзистора ( $L_g > 0,5 \text{ мкм}$ ), настраиваются параметры модели подвижности для низких электрических полей (напряжение на стоке не более 100 мВ). На основе ВАХ короткоканальных транзисторов подгоняются параметры модели подвижности в высоких электрических полях, извлекается сопротивление контактных областей. Модель подвижности, используемая в приборном



моделировании, определяется согласно правилу Матиссена

$$\frac{1}{\mu} = \frac{1}{\mu_b} + \frac{D}{\mu_{ac}} + \frac{D}{\mu_{sr}},$$

где  $\mu_b$  — объемная подвижность,  $D = \exp(-x/l_{crit})$ ,  $x$  — расстояние от границы раздела кремний-окисел,  $l_{crit}$  — характеристическая длина,  $\mu_{ac}$  — рассеяние носителей заряда на акустических фоновых,  $\mu_{sr}$  — влияние шероховатости поверхности [66, 88],

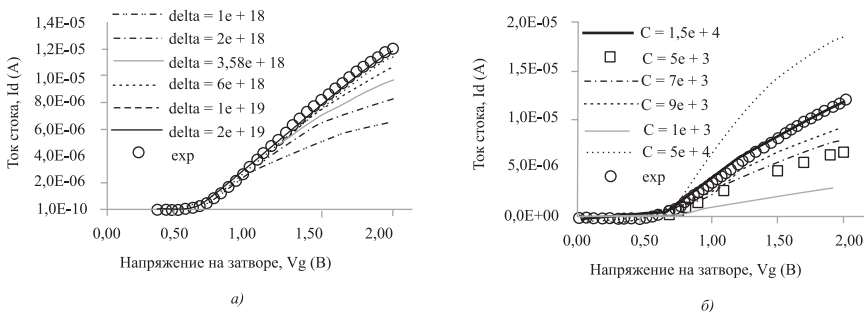
$$\mu_{ac} = \frac{B}{F_{\perp}} + \frac{C((N_{A,o} + N_{D,o} + N_z)/N_o)^{\lambda}}{F_{\perp}^{1/3}(T/300K)^k},$$

где  $F_{\perp}$  — поперечное электрическое поле,  $B, C, \lambda$  и  $k$  — параметры модели Ломбарди, отвечающей за рассеяние на акустических фоновых,

$$\mu_{sr} = \left( \frac{(F_{\perp}/F_{ref})^A}{\delta} + \frac{F_{\perp}^3}{\eta} \right)^{-1},$$

$F_{ref}$  — параметр для приведения дроби к безразмерному виду,  $\delta$  и  $\eta$  — параметры модели Ломбарди, отвечающей за рассеяние на шероховатости поверхности.

Если профиль распределения примеси хорошо откалиброван, то проходная характеристика в подпороговом режиме хорошо совпадает с экспериментом и основной вклад в подвижность будут давать модели рассеяния на фоновых и на шероховатости поверхности. На рис. 1.26 показано влияние параметров  $C$  и  $\delta$  на проходную характеристику  $n$ -канального КНИ МОП-транзистора с проектными нормами 0,18 мкм.



**Рис. 1.26.** Результаты моделирования проходной характеристики  $n$ -канального КНИ МОП-транзистора с проектными нормами 0,18 мкм для различных значений параметров модели подвижности: а) варьируется параметр  $\delta$ ; б) варьируется параметр  $C$

Следует также отметить, что процесс калибровки носит итерационный характер при калибровке параметров моделей как технологиче-

ского моделирования, так и электрофизического; при этом необходимо моделировать характеристики транзисторов с различными размерами затвора.

Среди направлений развития современной наноэлектроники, относящихся как к созданию новых технологических процессов, так и к разработке приборов с наноразмерными проектными нормами, а также элементов интегральной электроники на новых физических принципах, практически отсутствуют направления, не связанные в значительной степени с использованием приборно-технологического моделирования. Для решения новых задач в среде TCAD Synopsys разрабатываются новые модели и программные модули, а также комплексные решения, позволяющие преодолевать барьеры, связанные с высокой вычислительной сложностью при проведении анализа трехмерных структур и фрагментов схем. Примерами могут служить рассмотренные в данном разделе задачи моделирования ячеек флэш-памяти, включая исследование надежности ячейки, определяемой способностью МОНОП-транзистора выдерживать множество циклов записи и стирания, исследование многозатворных транзисторов как элементов тонкопленочных КНИ МОП интегральных схем, кремний-германиевого гетеропереходного биполярного транзистора, встроенного в БиКМОП-технологию с наноразмерными проектными нормами.

Успешность моделирования зависит от точности настройки всего комплекса используемых моделей, отвечающих за разные эффекты, от моделирования технологических процессов до расчета электрофизических и электрических характеристик, анализа схемотехнических параметров, экстракции паразитных элементов. Откалиброванная по экспериментальным данным совокупность технологических и приборных моделей не только обеспечивает исследование внедряемых в производство процессов и конструкций элементов, но и служит основой для поиска новых решений как в разработке технологических маршрутов, так и в создании элементов на новых физических эффектах.

## Литература

1. *Stathopoulos S., Florakis A., Tzortzis G., Laspas T., Triantafyllopoulos A., Spiegel Y., Torregrosa F., Tsoukalas D.* CO<sub>2</sub> Laser Annealing for USJ Formation in Silicon: Comparison of Simulation and Experiment // IEEE Trans. on Electron Devices. V. 61. No. 3. 2014. P. 696–701.
2. *Bazizi E.M., Pandey S.M., Wang C., Jiang I., Chu S., Benistant F., Herrmann T., Faul J., Franke D., Wiatr M., Horstmann M.* Analysis of USJ Formation with Combined RTA/Laser Annealing Conditions for 28nm High-K/

- Metal Gate CMOS Technology Using Advanced TCAD for Process and Device Simulation // International Silicon-Germanium Technology and Device Meeting, ISTDM 2012. P. 1–2. IEEE International Electron Device Meeting, IEDM 2010. P. 367–370.
3. *Mok K.R.C., Benistant F., Teo R.S., Chu S.* TCAD modeling and simulation of boron deactivation in NMOS carbon-implanted channel // *Solid-State Electronics* 53 (2009). P. 658–662.
  4. *Reggiani S., Barone G., Poli S., Gnani E., Gnudi A., Baccarani G., Ming-Yeh Chuang, Weidong Tian, Wise R.* TCAD Simulation of Hot-Carrier and Thermal Degradation in STI-LDMOS Transistors // *IEEE Trans. on Electron Devices*. V. 60. No. 2. 2013. P. 691–698.
  5. *Tiwari V.A., Jaeger D., Scholze A., Nair D.R.* Analysis of Gate-Induced Drain Leakage Mechanisms in Silicon-Germanium Channel pFET // *IEEE Trans. on Electron Devices*. V. 61. No. 5. 2014. P. 1270–1277.
  6. *Amoroso S.M., Gerrer L., Hussin R., Adamu-Lema F., Asenov A.* Time-Dependent 3-D Statistical KMC Simulation of Reliability in Nanoscale MOSFETs // *IEEE Trans. on Electron Devices*. V. 61. No. 6. 2014. P. 1956–1962.
  7. *Heinz F.O., Smith L.* Fast simulation of spin transfer torque devices in a general purpose TCAD device simulator // *International Conference on Simulation of Semiconductor Processes and Devices (SISPAD)*, 2013. P. 127–130.
  8. *Nier O., Rideau D., Clerc R., Barbe J.C., Silvestri L., Nallet F., Tavernier C., Jaouen H.* Limits and improvements of TCAD piezoresistive models in FDSOI transistors // *14th International Conference on Ultimate Integration on Silicon (ULIS)*, 2013. P. 61–64.
  9. *Simeonov S.D., Avci I., Balasingam P., Johnson M.D., Kucherov A., Lyumkis E., von Matt U., El Sayed K., Saha A.R., Tan Z., Tian S., Villablanca L., Polsky B.* Investigation of Proximity Effects in a 6T SRAM Cell Using Three-Dimensional TCAD Simulations // *IEEE Trans. on Electron Devices*. V. 58. No. 4. 2011. P. 1189–1196.
  10. *Gould C.A., Shammas N.Y.A., Grainger S., Taylor I.* Thermoelectric power generation: Properties, application and novel TCAD simulation // *Proceedings of the 2011-14th European Conference on Power Electronics and Applications (EPE 2011)*, P. 1–10.
  11. *Olson N., Boselli G., Salman A., Rosenbaum E.* A novel TCAD-based methodology to minimize the impact of parasitic structures on ESD performance // *IEEE International Reliability Physics Symposium (IRPS)*, 2010. P. 474–479.
  12. *Petrosyants K.O., Kharitonov I.A., Popov D.A.* Coupled TCAD-SPICE simulation of parasitic BJT effect on SOI CMOS SRAM SEU // *Symposium East West Design & Test*, 2013. P. 1–4.

13. *Llido R., Sarafianos A., Gagliano O., Serradeil V., Goubier V., Lisart M., Haller G., Pouget V., Lewis D., Dutertre J.M., Tria A.* Characterization and TCAD simulation of 90 nm technology transistors under continuous photoelectric laser stimulation for failure analysis improvement // 19th IEEE International Symposium on the Physical and Failure Analysis of Integrated Circuits (IPFA), 2012. P. 1–6.
14. *Chvala A., Donoval D., Marek J., Pribytny P., Molnar M., Mikolasek M.* Fast 3-D Electrothermal Device/Circuit Simulation of Power Superjunction MOSFET Based on SDevice and HSPICE Interaction // IEEE Trans. on Electron Devices. V. 61. N. 4. 2014, P. 1116–1122.
15. *Bhoj A.N., Joshi R.V., Jha N.K.* Efficient Methodologies for 3-D TCAD Modeling of Emerging Devices and Circuits // IEEE Trans. on Computer - Aided Design of Integrated Circuits and Systems. V. 32. N. 1. 2013, P. 47–58.
16. *Mohammadi H.G., Gaillardon P.-E., Yazdani M., De Micheli G.* A fast TCAD-based methodology for Variation analysis of emerging nano-devices // IEEE International Symposium on Defect and Fault Tolerance in VLSI and Nanotechnology Systems (DFT), 2013. P. 83–88.
17. *Blakey P.* Transistor modeling and TCAD // IEEE Microwave Magazine. — November/ December, 2013, P. 28–35.
18. *Bhoj A.N., Joshi R.V.* Transport-Analysis-Based 3-D TCAD Capacitance Extraction for Sub-32-nm SRAM Structures // IEEE Electron Device Letters. V. 33. N. 2. 2012, P. 158–160.
19. *Aritome S., Shirota R., Hemink G., Endoh T., Masuoka F.* Reliability Issues of Flash Memory Cells, Proceedings of The IEEE, V. 81, No. 5, P. 776–788, 1993.
20. *Hideto Hidaka.* Evolution of embedded flash memory technology for mcu. IC Design and Technology (ICICDT), 2011 IEEE International Conference on, 2011.
21. *Liu Xian, Markov V., Kotov A. Tho Ngoc Dang, Levi A., Yue I., Wang A., Quan R.* Endurance characteristics of superflash memory. In Solid-State and Integrated Circuit Technology, 2006. ICSICT '06. 8th International Conference on. P. 763–765. 2006.
22. *Yater J., Hong C., Kang S.-T., Kolar D., Min B., Shen J., Chindalore G., Loiko K., Winstead B., Syzdek R., Chen Y., Ju Y., Kumarasamy S., Liu H., Lei L., Indajang B.* Highly optimized nanocrystal-bases split gate flash for high performance and low power microcontroller applications. In Memory Workshop, 2011 3rd IEEE International P. 1–4, may, 2011.
23. *Lee H.M., Woo S.T., Chen H.M., Shen R., Wang C.D., Hsia L.C., Hsu C.C.-H.* Neoflash-true logic single poly flash memory technology. In Non-Volatile Semiconductor Memory Workshop 2006, P. 15–16, feb. 2006.

24. *Lenzlinger M., Snow E.H.* Fowler Nordheim tunneling in thermally grown SiO<sub>2</sub>. *Journal of Applied Physics*. 1969. V. 40. P. 278.
25. *Hasanat K. et al.* A Pseudo-Lucky Eletron Model for Simulation of Electron Gate Current in Submicron NMOSFET's. *IEEE Transactions on Electron Devices*, V. 43, no.8, pp.1264-1273, 1996.
26. *Fiegna C. et al.* Simple and Efficient Modeling of EPROM Writing. *IEEE Transactions on Electron Devices*, V. 38. N. 3. P. 603–610. 1991.
27. *Sentaurus Device User Guide*, version F-2011.09. September 2011.
28. *French M.L., White M.H.* Scaling of multidielctric nonvolatile MOHOPI memory structures. *Solid-State Electronics*. 1994. V. 37, N. 12. P. 1913–1923.
29. *Svensson C.* Trap-assisted charge injection in MNOS structures / C. Svensson, I. Lundstrom // *Journal of Applied Physics*. 1973. V. 44, N. 10. P. 4657–4663.
30. *Libsch F.R.* Charge transport and storage of low programming voltage MOHOPI/ MONOS memory devices / Libsch F.R., White M.H. // *Solid-State Electronics*. 1989. V. 33, N. 1. P. 105–126.
31. *Новиков Ю.Н.* Эффект Пула–Френкеля с учетом многофононной ионизации глубоких центров в аморфном нитриде кремния / Новиков Ю.Н. // *Физика твердого тела*. 2005. V. 47, N. 12. P. 2142–2145.
32. *Dogan A.* The reliability of the silicon nitride dielectric in capacitive MEMS switches: Ph. D. thesis / The Pennsylvania State University.
33. *Postel-Pellerin J., Canet P., Lalande F., Bouchakour R.* A Full TCAD simulation and 3D parasitic capacitances extraction in 90nm NAND Flash Memories. *Non voliatile memoy technology symposium NVMTS 2008 9th Annual*. Nov 2008 P. 1–4.
34. *Postel-Pellerin J., Canet P., Lalande F., Bouchakour R.* A full 2D and 3D TCAD simulation of ultimate 22nm NAND Flash memories. *Non voliatile memory technology symposium NVMTS 2009 10th Annual*. Oct 2009. P 25–28.
35. *Saad Y., Ciappa M., Pfaffli P., Bomholt L., Fichtner W.* Modeling of Cross-Talk Effects in Floating-Gate Devices Using TCAD Simulations. *International conference on Simulation of Semiconductor Processes and Devices*. P. 224–227. 2006.
36. *Lee J.D. et al.* Effects of Floating-Gate Interference on NAND Flash Memory Cell Operation // *IEEE Electron Device Letters*. V. 23. N. 5, P. 264–266. 2002.
37. *Saito T., Saraya T., Inukai T., Majima H., Nagumo T., and Hiramoto T.* Suppression of Short Channel Effect in Triangular Parallel Wire Channel MOSFETs. // *IEICE Transactions on Electronics*. V. E85-C, P. 1073–1078. May 2002.

38. *Hiramoto T., Saito T., and Nagumo T.* Future Electron Devices and SOI Technology-Semi-Planar SOI MOSFETs with Sufficient Body Effect—Japanese Journal of Applied Physics. V. 42. P. 1975–1978. April, 2003.
39. *Yang F.-L., Lee D.-H., Chen H.-Y., Chang C.-Y., Liu S.-D., Huang C.-C., Chung T.-X., Chen H.-W., Huang C.-C., Liu Y.-H., Wu C.-C., Chen C.-C., Chen S.-C., Chen Y.-T., Chen Y.-H., Chen C.-J., Chan B.-W., Hsu P.-F., Shieh J.-H., Tao H.-J., Yeo Y.-C., Li Y., Lee J.-W., Chen P., Liang M.-S., and Hu C.* 5nm-Gate Nanowire FinFET. // VLSI Technology Symposium Tech. Dig. P. 196–197. June 2004.
40. *Ghani T., Armstrong M., Auth C., Bost M., Charvat P., Glass G., Hoffmann T., Johnson K., Kenyon C., Klaus J., McIntyre B., Mistry K., Murthy A., Sandford J., Silberstein M., Sivakumar S., Smith P., Zawadzki K., Thompson S., and Bohr M.* A 90nm High Volume Manufacturing Logic Technology Featuring Novel 45nm Gate Length Strained Silicon CMOS Transistors. // IEEE IEDM Tech. Dig. P. 978–980, Dec. 2003.
41. *Takagi S., Mizuno T., Tezuka T., Sugiyama N., Numata T., Uchida K., Moriyama Y., Nakaharai S., Koga J., Tanabe A., Hirashita N., and Maeda T.* Channel Structure Design, Fabrication and Carrier Transport Properties of Strained-Si/SiGe-On-Insulator (Strained-SOI) MOSFETs. // IEEE IEDM Tech. Dig. P. 57–60, Dec. 2003.
42. *Krivokapic Z., Moroz V., Maszara W., and Lin M.-R.* Locally Strained Ultra-Thin Channel 25nm Narrow FDSOI Devices with Metal Gate and Mesa Isolation. // IEEE IEDM Tech. Dig. P. 445–448, Dec. 2003.
43. *Yang F.-L., Chen H.-Y., Huang C.-C., Ge C.-H., Su K.-W., Huang C.-C., Chang C.-Y., Lin D.-W., Wu C.-C., Ho J.-K., Lee W.-C., Yeo Y.-C., Diaz C.-H., Liang M.-S., Sun J.Y.-C., and Hu C.* Strained FIP-SOI (FinFET/FD/PD-SOI) for Sub-65 nm CMOS Scaling. // VLSI Technology Symposium Tech. Dig. P. 137–138. June 2003.
44. *Ohtou T., Nagumo T., and Hiramoto T.* Variable Body Effect Factor Fully Depleted Silicon-On-Insulator Metal Oxide Semiconductor Field Effect Transistor for Ultra Low-Power Variable-Threshold-Voltage Complementary Metal Oxide Semiconductor Applications. // Japanese Journal of Applied Physics. V. 43. P. 3311–3314. June 2004.
45. *Tsuchya R., Horiuchi M., Kimura S., Yamaoka M., Kawahara T., Maegawa S., Ipposhi T., Ohji Y., and Matsuoka H.* Silicon on Thin BOX: A New Paradigm of the CMOSFET for Low-Power and High-Performance Applications Featuring Wide-Range Back-Bias Control. // IEEE IEDM Tech. Dig. P. 631–634. Dec. 2004.
46. *Numata T. and Takagi S.* Device Design for subthreshold slope and threshold voltage control in sub-100-nm fully depleted SOI MOSFETs. // IEEE Trans. Electron Devices. V. 51. N. 12, P. 2161–2167. 2004.
47. *Chen J., Solomon R., Chan T.-Y., Ko P.K., and Hu C.* Threshold voltage and C-V characteristics of SOI MOSFET's related to Si film thickness

- variation on SIMOX wafers. // IEEE Trans. Electron Devices. V. ED-39. N. 10. P. 2346-2353. 1992.
48. *Leobandung E. and Chow S.Y.* Threshold voltage sensitivity of 0.1  $\mu\text{m}$  channel length fully-depleted SOI NMOSFET's with back-gate bias. // IEEE Trans. Electron Devices. V. ED-42. N. 9, P. 1707-1709. 1995.
  49. *Numata T., Noguchi M., and Takagi S.* Reduction in threshold voltage fluctuation in fully-depleted SOI MOSFETs with back gate control. // Solid-State Electronics, V. 48, N. 6. P. 979-984. 2004.
  50. *King T.-J., McVittie J.P., Saraswat K.C., and Pfister J.R.* «Electrical properties of heavily doped polycrystalline Silicon-Germanium films,» IEEE Trans. Electron Devices, V. ED-41. N. 2. P. 228-232. 1994.
  51. *Ranade P., Choi Y.-K., Ha D., Agarwal A., Ameen M. and King T.-J.* Tunable work function molybdenum gate technology for FDSOI-CMOS. // IEDM Tech. Dig. P. 363-366. 2002.
  52. *Lu Q., Lin R., Ranade P., King T.-J., Hu C.* Metal gate work function adjustment for future CMOS technology. // Proc. Symp. VLSI Tech. Dig. P. 45-46. 2001.
  53. *Takamiya M., Yasuda Y., and Hiramoto T.* Deep sub-0.1 $\mu\text{m}$  MOSFETs with very thin SOI layer for ultralow-power application,» Electron. and Commun. Jpn. Part 2. V. 81. N. 11. P. 18-25. 1998.
  54. *Omura Y., Nakashima S., Izumi K., and Ishii T.* 0.1- $\mu\text{m}$ -gate, ultrathin-film CMOS devices using SIMOX substrate with 80-nm-thick buried oxide layer. // IEDM Tech.Dig. P. 675-678. 1991.
  55. *Koh R.* Buried layer engineering to reduce the Drain-Induced Barrier Lowering of sub-0.05  $\mu\text{m}$  SOI-MOSFET. // Jpn. J. Appl. Phys. V. 38, Part 1. N. 4B, P. 2294-2299. 1999.
  56. *Colinge J.-P.* Silicon-on-Insulator Technology: Materials to VLSI, 3rd Ed. Norwell, MA, Kluwer Academic Publishers. P. 195. 2004.
  57. *Ernst T. and Cristoloveanu S.* Buried-oxide fringing capacitance: a new physical model and its implication on SOI device scaling and architecture. // IEEE International SOI Conf. Proc. P. 38-39. 1999.
  58. ITRS 2012 Update RF and Analog/Mixed-signal Technologies (FRAMS), URL: <http://www.itrs.net/Links/2012ITRS/Home2012.htm>.  
Дата обращения: 09.01.2014
  59. *Балашов, А.Г., Евдокимов, В.Д., Ключников, А.С.* Исследование влияния масштабирования при SIGE ГБТ методами приборно-технологического моделирования [Текст] / Электроника, микро- и нанoeлектроника. Сборник научных трудов / Под ред. В.Я. Стенина. М.: НИЯУ МИФИ, 2013. С. 285-289. 60 экз. ISBN 978-5-7262-1829-8.
  60. *Шелепин Н.А., Селецкий В.К., Дмитриев В.А.* Исследование параметров элементной базы 0,18 мкм радиочастотной БиКМОП-технологии /

- Сборник научных трудов 14-ой Российской научно-технической конференции «Электроника, микро- и нанoeлектроника»: Тезисы докладов. М.: НИЯУ МИФИ, 2012. С. 111.
61. *Knoll D., Dmitriev V., Egorova T., Seletskij V., Shelepin N., Barth R., Fisher G.G., Grabolla T., Mehr W. and Tillack B.* Low-Cost, High Voltage SiGe: C HBTs for a 0.18 $\mu\text{m}$  BiCMOS Process // Proceedings of the 2012 Bipolar/BiCMOS Circuits and Technology Meeting. IEEE Catalog Number: CFP12BIP-PRT. P. 153.
  62. Synopsys, Advanced Calibration for Process Simulation User Guide, version I-2013.12.
  63. Synopsys, Advanced Calibration for Device Simulation User Guide, version I-2013.12.
  64. *Cilento T., \*, Schenkel M., Yun C., Mishra R., Li J., Chatty K., Gauthier R.* Simulation of ESD protection devices in an advanced CMOS technology using a TCAD workbench based on an ESD calibration methodology. // Microelectronics Reliability, 2010, V. 50, P. 1367–1372.
  65. *Zechner C., Matveev D., Erlebach A., Simeonov S., Menialenko V., Mickevicius R., Foad M., Al-Bayati A., Lebedev A., Posselt M.* TCAD calibration of USJ profiles for advanced deep sub-um CMOS processes. // Nuclear Instruments and Methods in Physics Research Section B: Beam Interactions with Materials and Atoms. 2002. V. 186. P. 303–308.
  66. *Muhamad Amri Ismail et. all.* Refinement of Diffusion Profiles in TCAD for Calibrated and Predictive MOSFET Simulations. // Computer Applications for Security, Control and System Engineering Communications in Computer and Information Science, 2012, V. 339, P. 388–395.
  67. *Norman G. Gunther, Iliya I. Pesic , Ayhan A. Mutlu, Mahmud Rahmana* «Modeling C–V characteristics of deep sub-0.1 micron mesoscale MOS devices». Solid-State Electronics. 2004. V. 48. P. 1883–1890.
  68. *Luca Sponton\*, Lars Bomholtt, Wolfgang Fichtner* A Full 3D TCAD Simulation Study of Line-Width Roughness Effects in 65 nm Technology. // SISPAD. 2006. P. 377–380.
  69. *Essa Z. et all.* BF3 PIII modeling: implantation, amorphisation and diffusion. // Ion Implantation Technology 2012, AIP Conf. Proc. 1496. 2012. P. 237–240.
  70. *Buehler M.G.* Dopant profiles determined from enhancement mode MOSFET dc measurements. // Appl. Phys. Lett. 31. 2009. P. 848–850.
  71. *Khalil N., Nantz G., and Rios R.* A B-splines Regression Technique to Determine One-Dimensional MOS Doping Profiles. // Solid State Device Research Conference. 1995. P. 191–194.
  72. *Zachary K. Lee* A New Inverse-Modeling-Based Technique for Sub 100nm MOSFET Characterization. // Massachusetts Institute of Technology, Thesis (Ph.D.) 1999.



73. *Zachary K. Lee, Michael B. McIlrath, and Dimitri A. Antoniadis.* Inverse Modeling of MOSFETs using I-V Characteristics in the Subthreshold Region. // IEDM. 1997. P. 683–686.
74. *Khailil Nadim, Faricelli John, Bell David, Selberherr Siegfried.* The Extraction of Two-Dimensional MOS Transistor Doping via Inverse Modeling. // IEEE ELECTRON DEVICE LETTERS. 1995. V. 16, N. 1, P. 17–19.
75. Synopsys, Manual Sentaurus Process, sprocess\_ug.pdf
76. *Bernstein N. et. al.* Energetic, vibrational, and electronic properties of silicon using a nonorthogonal tight-binding model. // Phys. Rev. B 62. 2000. P. 4477–4487.
77. *Lampin E. et al.* Prediction of boron transient enhanced diffusion through the atom-by-atom modeling of extended defects. // Journal of Applied Physics. 2003. V. 94. N. 12. P. 7520–7525.
78. *Suzuki Kunihiko.* Model for transient enhanced diffusion of ion-implanted boron, arsenic, and phosphorous over wide range of process conditions. // Fujitsu scientific and technical journal. 2003. V. 39, N. 1. P. 138–149.
79. *Fiory A.T. et. all.* Transient-enhanced diffusion in shallow-junction formation. // Journal of Electronic Materials. 2002. V. 31. Issue 10. P. 999–1003.
80. *Casey Jr. H.C., Miller B.I. and Pinkas E.* Variation of minority-carrier diffusion length with carrier concentration in GaAs liquid-phase epitaxial layers. // 1973. V. 44. Issue 3. P. 1281–1287.
81. *Hu S.M.* On Interaction Potential, Correlation Factor, Vacancy Mobility, and Activation Energy of Impurity Diffusion in Diamond Lattice. // physica status solidi (b). 1973. V. 60. Issue 2. P. 595–604.
82. *Seeger A., Chik K.P.* Diffusion Mechanisms and Point Defects in Silicon and Germanium. // 1968, physica status solidi (b). 1968. V. 29. Issue 2. P. 455–542.
83. *Chang C.M., Wei C.M., and Chen S.P.* Modeling of Ir adatoms on Ir surfaces. // Phys. Rev. B 54. 1996. P. 17083–17096.
84. *Fu-Hsing Lu.* Monte Carlo simulation on the cation diffusion via vacancies in simple spinels. // Computational Materials Science. 1999. V. 14. Issue 1. P. 48–55.
85. *Pichler P.* Intrinsic Point Defects, Impurities, and their Diffusion in Silicon. // Springer Vienna. Springer-Verlag/Wein. 2004. ISBN 978-3-7091-7204-9.
86. *Tsibizov A., Terterian A., and Zechner C.* Influence of Poisson equation boundary conditions, and quantum corrections to carrier concentrations at material interfaces, in TCAD process simulation. // Physica Status Solidi, 2013, V. 11, Issue 1, P. 101–104.
87. *Chang-Hoon Choi, Y. Wu, Jung-Suk Goo, Zhiping Yu, Dutton R.W.* Capacitance reconstruction from measured C-V in high leakage, nitride/oxide

MOS. // IEEE TRANSACTIONS ON ELECTRON DEVICES. 2000. V. 47. N. 10. P. 1843–1850.

88. *Артамонова Е.А., Голышников А.А., Крупкина Т.Ю., Родионов Д.В., Чаплыгин Ю.А.* Модель учета рельефа границы раздела Si/SiO<sub>2</sub> наноразмерного МДП-транзистора в среде TCAD Sentaurus — V Всероссийская научно-техническая конференция «Проблемы разработки перспективных микро- и нанoeлектронных систем-2012». Сборник научных трудов / под общ. ред. А.Л. Стемшкковского. М.: ИПМ РАН. 2012. С. 199–202.

## Сведения об авторах

**Чаплыгин Юрий Александрович**, член-корреспондент РАН, доктор технических наук, профессор. Ректор Национального исследовательского университета «МИЭТ». Ученый в области микро- и нанoeлектроники, микро- и наносистемной техники, нанотехнологии, фундаментальных и прикладных проблем создания интегрированных устройств приема и обработки информации на основе технологии микро- и нанoeлектроники. Руководитель научной школы «Исследование и разработка физико-технологических методов создания, диагностики и приборно-технологического моделирования элементов микро- и нанoeлектроники». Автор более 260 научных работ. Лауреат премии Президента РФ в области образования, премий Правительства РФ в области науки и техники.

**Артамонова Евгения Анатольевна**, кандидат технических наук, доцент кафедры интегральной электроники и микросистем МИЭТ. Область научных интересов: численное моделирование технологических процессов и интегральных приборов. Автор более 30 научных публикаций.

**Балашов Александр Геннадьевич**, кандидат технических наук, декан факультета прикладных информационных технологий МИЭТ. Область научных интересов включает информационные технологии, методы моделирования наноразмерных элементов интегральных схем, исследование и разработку конструктивно-технологических решений создания элементов микро- и наносистемной техники. Имеет около 30 научных публикаций.

**Ключников Алексей Сергеевич**, кандидат технических наук, доцент кафедры интегральной электроники и микросистем МИЭТ. Область научных интересов: численное моделирование элементов интегральных схем, информационные технологии. Имеет около 20 научных публикаций.

**Красюков Антон Юрьевич**, кандидат технических наук, доцент кафедры интегральной электроники и микросистем МИЭТ. Ученый в области численного моделирования элементов интегральных схем и микросистем. Автор около 70 научных трудов.

**Крупкина Татьяна Юрьевна**, доктор технических наук, профессор кафедры интегральной электроники и микросистем МИЭТ. Ученый в области моделирования технологических процессов и интегральных приборов, проектирования элементной базы и микросистем, интегральной нанoeлектроники. Автор более 100 научных трудов. Почетный работник высшего профессионального образования РФ. Лауреат премии Правительства РФ в области образования.