

Содержание

Предисловие Ж.И. Алфёрова	8
Предисловие	10
Введение	14
Глава 1. Физические основы работы полевых транзисторов	17
1.1. Физические основы работы субмикронных МОП-транзисторов	17
1.1.1. Типовая структура МОП-транзистора	17
1.1.2. Глубина области обеднения	24
1.1.3. Определение величины заряда в слое инверсии	25
1.1.4. Оценка толщины инверсионного слоя	27
1.2. Анализ работы МОП-транзистора с длинным каналом	28
1.2.1. Анализ влияния подложки на работу МОП-транзистора	28
1.2.2. Выражения для оценки значения допорогового тока	28
1.3. Анализ физических процессов, происходящих в субмикронном МОП-транзисторе	31
1.3.1. Анализ физических эффектов, влияющих на пороговое напряжение МОП-транзистора	32
1.3.2. Методы ограничения эффекта сквозного пробоя	37
1.3.3. Эффект возникновения тока утечки стока МОП-транзистора, обусловленный влиянием его затвора	38
Литература к главе 1	39
Глава 2. Методы минимизации энергопотребления микроэлектронных устройств	41
2.1. Основные тенденции изменения параметров энергопотребления микроэлектронных устройств	41
2.2. Пути уменьшения величины рассеиваемой мощности в КМОП БИС	45
2.3. Основные источники рассеиваемой мощности в КМОП БИС	56
2.4. Мощность рассеивания КМОП-инвертора в режиме сквозного тока	61
2.5. Динамическая мощность рассеяния КМОП-инвертора	63
2.6. Физические ограничения при проектировании маломощных КМОП БИС	70
2.7. Конструктивно-технологические ограничения при проектировании маломощных КМОП БИС	73
2.8. Схемотехнические ограничения при проектировании маломощных КМОП БИС	74
2.9. Системотехнические ограничения при проектировании микромощных КМОП БИС	76
Литература к главе 2	80
Глава 3. Общая характеристика цифровых БИС	83
3.1. Структурная организация цифровых БИС	83
3.1.1. Общая структура цифровых БИС	83

3.1.2. Структура внутренних элементов цифровых БИС	84
3.1.3. Структура элементов согласования цифровых БИС	91
3.2. Система основных параметров и характеристик цифровых БИС	101
3.2.1. Функциональные параметры цифровых БИС	101
3.2.2. Электрические параметры цифровых БИС	101
3.2.3. Динамические параметры цифровых БИС	103
3.3. Схемотехническое исполнение цифровых БИС	105
3.3.1. Энергетические характеристики базовых ЛЭ цифровых БИС	105
3.3.2. Схемотехническое исполнение базовых ЛЭ цифровых БИС	115
3.3.3. Методика выбора элементной базы цифровых БИС	119
3.4. Влияние дестабилизирующих факторов на работоспособность цифровых БИС	120
3.4.1. Устойчивость цифровых БИС к электростатическому разряду	120
3.4.2. Устойчивость цифровых БИС к воздействию перегрузок	127
3.4.3. Зависимость электрических характеристик цифровых БИС от режимов эксплуатации	128
3.4.4. Устойчивость цифровых БИС к воздействию помех	130
3.5. Паразитные элементы и эффекты в цифровых БИС	143
3.5.1. Паразитные транзисторные элементы в кристаллах цифровых БИС	143
3.5.2. Эффект Миллера	148
3.5.3. Эффект «защелкивания»	150
3.5.4. Эффекты «горячих» носителей заряда	155
Литература к главе 3	156
Глава 4. Схемотехника цифровых БИС на комплементарных МОП-транзисторах	157
4.1. Базовые логические элементы цифровых КМОП БИС	157
4.1.1. Статические КМОП ЛЭ	157
4.1.2. Базовые ЛЭ динамической КМОП логики	177
4.2. Элементы памяти цифровых КМОП БИС	192
4.2.1. Элементы памяти, тактируемые уровнем синхросигнала	192
4.2.2. Элементы памяти, тактируемые фронтом синхросигнала	198
Литература к главе 4	201
Глава 5. Схемотехника цифровых БИС на биполярных транзисторах	203
5.1. Цифровые БИС на биполярных транзисторах с диодами Шоттки	203
5.1.1. Базовые логические элементы ТТЛШ цифровых БИС	203
5.1.2. Базовые ЛЭ Шоттки транзисторной логики	210
5.1.3. Базовые ЛЭ интегральной Шоттки логики	213
5.1.4. Базовые ЛЭ диодно-транзисторной логики с диодами Шоттки	217
5.2. Элементы памяти ТТЛШ БИС	217
5.2.1. Элементы памяти, тактируемые фронтом синхросигнала	218
5.2.2. Элементы памяти, тактируемые уровнем синхросигнала	226

5.3. Схемотехника входных элементов согласования ТТЛШ БИС	229
5.3.1. Входные ЭС ТТЛШ БИС со стандартными ТТЛ входными уровнями	229
5.3.2. Входные ЭС ТТЛШ БИС с повышенной нагрузочной способностью	234
5.3.3. Входные ЭС ТТЛШ БИС с парафазными выходами	235
5.3.4. Входные ЭС ТТЛШ БИС с памятью	237
5.3.5. Входные ЭС ТТЛШ БИС с повышенной помехоустойчивостью	240
5.3.6. Входные ЭС с преобразованием уровней сигналов	247
5.3.7. Схемы защиты цепей входных ЭС ТТЛШ БИС	252
5.4. Схемотехника выходных элементов согласования ТТЛШ БИС	255
5.4.1. Выходные ЭС ТТЛШ БИС со стандартными ТТЛ выходными уровнями	255
5.4.2. Выходные ЭС ТТЛШ БИС с памятью	264
5.4.3. Выходные ЭС ТТЛШ БИС с преобразованием уровней сигналов	266
5.4.3. Выходные ЭС ТТЛШ БИС с преобразованием уровней сигналов	269
5.4.4. Схемотехника цепей защиты выходных ЭС ТТЛШ БИС	269
5.5. Цифровые БИС на основе интегральной инжекционной логики	283
5.5.1. Разновидности базовых элементов И ² Л БИС	287
5.5.2. Элементы памяти И ² Л БИС	295
5.5.3. Схемотехника входных элементов согласования И ² Л БИС	302
5.5.4. Защита выводов И ² Л БИС от перенапряжения и статического электричества	318
5.6. Биполярный микропроцессорный комплект БИС серии К1815 для цифровой обработки сигналов	318
Литература к главе 5	320

Глава 6. Схемотехника цифровых БИС на комплементарных МОП

и биполярных транзисторах	323
6.1. Базовые логические элементы БиКМОП БИС	324
6.2. Элементы памяти БиКМОП БИС	335
6.3. Схемотехника входных элементов согласования БиКМОП БИС	337
6.3.1. Входные ЭС БиКМОП БИС с преобразованием уровней сигналов	337
6.3.2. Входные ЭС БиКМОП БИС с повышенной нагрузочной способностью	343
6.3.3. Входные ЭС БиКМОП БИС с парафазными выходами	343
6.3.3. Входные ЭС БиКМОП БИС повышенной помехозащищенности	344
6.3.4. Входные ЭС БиКМОП БИС с памятью	345
6.3.5. Схемотехника цепей защиты входных ЭС БиКМОП БИС	345
6.4. Схемотехника выходных элементов согласования БиКМОП БИС	346

6.4.1. Выходные ЭС БиКМОП БИС с формированием КМОП выходных уровней	346
6.4.2. Выходные ЭС БиКМОП БИС с формированием TTL выходных уровней	347
6.4.3. Выходные ЭС БиКМОП БИС с формированием ЭСЛ выходных уровней	350
6.4.4. Выходные ЭС БиКМОП БИС с памятью	353
6.4.5. Схемотехника цепей защиты выходных ЭС БиКМОП БИС	353
6.5. СБИС однокристалльного процессора телевизионных сигналов	353
Литература к главе 6	357
Глава 7. Принципы организации интерфейса в системах обработки информации	359
7.1. Введение	359
7.1.1. Параметры и методы организации интерфейсных шин	361
7.1.2. Типы системных шин	365
7.2. Основные принципы применения и параметры линий связи	367
7.2.1. Электрические параметры линий связи	368
7.2.2. Режимы работы линий связи	374
7.2.3. Помехи в электрически длинных линиях связи	378
7.2.4. Основы метода Бержерона расчета отражений на концах линии связи	383
7.3. Коды для передачи информации по линиям связи	385
7.3.1. Методы физического кодирования	387
7.3.2. Коды исправления одиночных и пакетных ошибок	392
7.3.3. Эффективное кодирование передаваемых сообщений	394
Литература к главе 7	400
Глава 8. Интерфейсные БИС	401
8.1. Классификация БИС	401
8.1.1. Классификация интерфейсных БИС	401
8.1.2. Классификация схемотехнических элементов БИС	402
8.1.3. Система основных параметров цифровых БИС	405
8.1.4. Основные параметры интерфейсных микросхем	410
8.2. Организация линий связи	414
8.2.1. Организация линий связи с помощью свитой пары	414
8.2.2. Обеспечение электрического согласования интерфейсных микросхем	415
8.3. Исполнение цифровых БИС	417
8.3.1. Конструктивно-схемотехническое исполнение цифровых БИС	417
8.3.2. Элементная база интерфейсных схем	418
8.3.3. Применение интерфейсных схем с отключаемым выходом	419
8.4. Типовые интерфейсные ИС	421
8.4.1. Шинные формирователи (шинные драйверы)	421
8.4.2. Порты ввода-вывода	422

8.4.3. Программируемый интерфейс (адаптер)	423
8.4.4. ИС для организации последовательных каналов	424
8.4.5. Интерфейсные БИС серии K583	425
8.5. Особенности организации линий связи на основе интерфейсных микросхем	430
8.5.1. Интерфейс «токовая петля»	432
8.5.2. Инфракрасный интерфейс	433
8.6. Особенности организации режима пониженного энергопотребления в современных интерфейсных микросхемах с последовательной передачей данных	434
8.6.1. Микросхемы приемопередатчиков интерфейса RS-485	434
8.6.2. Микросхемы приемопередатчиков интерфейса RS-232	440
8.7. Конструктивно-схемотехнические особенности проектирования интерфейсных микросхем с пониженным напряжением питания	452
8.8. Особенности организации блоков умножения напряжения в интерфейсных микросхемах	457
8.9. Проектирование электрической схемы передатчика для интерфейсных микросхем с пониженным напряжением питания	462
Литература к главе 8	469
Заключение	470

Предисловие Ж.И. Алфёрова

Современные информационные и интеллектуальные управляющие системы должны удовлетворять ряду простых, но основополагающих требований: быть компактными — чтобы уместиться на столе офиса, в портфеле или кармане пользователя; быть быстрыми — чтобы большие объемы информации можно было бы передавать за короткий промежуток времени, и при этом быть надежными, энергоэффективными и дешевыми.

Основой всех этих систем, как известно, являются полупроводниковые микроэлектронные и оптоэлектронные устройства, которые изготавливаются по самым современным «высоким» субмикронным технологиям, в том числе и на основе многослойных полупроводниковых гетероструктур.

Однако, если первое требование — компактность систем — в основном обеспечивается возможностями технологии изготовления используемых в их составе микроэлектронных устройств, то такие параметры, как производительность, энергопотребление, надежность и устойчивость к воздействию различных дестабилизирующих факторов (температуры, излучений, статического электричества и др.), и даже цена изделия в основном определяются схемотехническими решениями, принятыми разработчиками этих микро- и оптоэлектронных устройств на этапе схемотехнического проектирования изделия (микросхемы, оптоэлектронные приборы).

За рубежом — в США, Японии, Китае, Германии и других индустриально развитых странах — этой проблеме уделяется большое внимание, ежегодно издаются десятки книг, публикуются сотни научных статей, проводятся десятки научных симпозиумов и конференций в России и Белоруссии, ведущих микроэлектронных странах на территории бывшего СССР, имеются десятки крупных и сотни небольших микроэлектронных дизайн-центров, в крупнейших ВУЗах ведется подготовка специалистов, аспирантов и магистрантов по таким современным специальностям, как «Электроника и микроэлектроника», «Проектирование и технология электронных средств», «Электронное приборостроение», «Автоматика и управление» и др.

К сожалению, в настоящее время, несмотря на большой объем существующей периодической, научной и научно-технической литературы по вопросам проектирования микросхем и методам их применения в составе современных микроэлектронных изделий, подобное издание, систематизирующее лучшие отечественные и зарубежные технические решения в области микроэлектронной схемотехники, отсутствует на отечественном книжном рынке, а имеющиеся переводные издания написаны десятки лет назад и не отражают в своем большинстве современное состояние проблемы. В представленной книге предлагается большой набор апробированных схемотехнических решений базовых элементов для реализации требований, предъявляемых к современным сложнофункциональным и надежным микроэлектронным устройствам и системам.

Несомненным достоинством книги является факт, что авторам удалось с привлечением минимума математических выкладок на большом количестве детально разбираемых примеров, в том числе и реализованных самими авторами, изложить

важнейшие этапы схемотехнического проектирования современных цифровых микросхем и устройств на их основе. Изложение теоретического материала сопровождается конкретными схемотехническими решениями базовых элементов, которые могут непосредственно использоваться читателями в их практической деятельности.

Книга написана простым и понятным языком и, несомненно, найдет признание как у специалистов по разработке и применению современных микроэлектронных устройств, так и у многочисленной аудитории студентов, магистрантов и преподавателей технических ВУЗов, поскольку издания по представленному профилю являются достаточно редкими и весьма востребованными как в отечественной печати, так и за рубежом.

Большой иллюстративный материал существенно облегчает усвоение материала и может служить практическим пособием при решении читателями конкретных частных задач.

Предисловие

Предлагаемая вниманию читателя книга ориентирована на широкий круг инженерно-технических работников, ученых, студентов и аспирантов, специализирующихся в области разработки, организации производства и эксплуатации радиоэлектронной бытовой, промышленной и специальной техники, информационно-коммуникационных, телекоммуникационных и навигационных применений, использующих современные микроэлектронные устройства.

Эта книга устраняет ряд очевидных для специалистов пробелов в большом объеме существующей научной и научно-технической литературы по вопросам анализа особенностей работы, методам проектирования и основам практического применения цифровых микросхем в составе современных микроэлектронных устройств и предлагает большой набор эффективных схемотехнических решений базовых элементов для реализации требований, предъявляемых к таким сложнофункциональным, высокопроизводительным и надежным микроэлектронным устройствам.

Как известно, процесс создания любой цифровой микросхемы состоит из двух основных взаимосвязанных этапов: логического проектирования, в ходе которого определяется логическая организация (архитектура), система команд, структура устройств управления и обработки данных, включая временную диаграмму работы, и схемотехнического проектирования, включающего в себя совокупность задач выбора технологического базиса, преобразования логических схем в электрические схемы на транзисторном уровне, выбора схемотехнических решений базовых элементов, способов синхронизации, цепей питания, устройств защиты от внешних и внутренних помех, зарядов статического электричества и т.д.

Если методология и пути решения задач этапа логического проектирования достаточно широко рассмотрены в многочисленных зарубежных и отечественных изданиях, то с этапом схемотехнического проектирования, к сожалению, дело обстоит иначе.

Так, в литературе детально рассмотрены методы построения различных функциональных узлов комбинационного (дешифраторы, мультиплексоры, демultipлексоры, сумматоры, умножители и др.) и последовательного типа — автоматы с памятью (триггерные устройства, регистры, счетчики и др.), рассмотрены различные методики и средства их автоматизированного проектирования.

При этом эти узлы и блоки представляются на уровне «квадратиков», описываемых на языке булевой алгебры («И», «НЕ», «И-НЕ», «ИЛИ-НЕ» и т.п.) или в виде условно-графических обозначений (D-триггер, R-S-триггер, DV-триггер и т.п.).

Эта процедура является обязательным и неотъемлемым начальным этапом сквозного процесса проектирования любого микроэлектронного устройства. Однако как разработчик, так и пользователь микроэлектронного устройства должны понимать, что находится «внутри» этих блоков и узлов. Разработчику это необходимо, чтобы путем выбора соответствующих элементов (транзисторов) и их связей обеспечить требуемые значения электрических и динамических параметров проектируемого устройства. Специалисту по эксплуатации этого микроэлектронного устройства необходимо знать «начинку» этих блоков, чтобы понимать

особенности функционирования конкретного микроэлектронного устройства в различных режимах его эксплуатации.

Ведь даже структура такого простейшего «кирпичика» — устройства внутренней памяти микросхемы, D-триггера, может быть реализована десятками различных схмотехнических вариантов соединений между собой составляющих его транзисторов. А современный студент должен ясно понимать, как из этого синтезированного блока (набора «квадратиков») «получается» топология соответствующего участка полупроводникового кристалла микросхемы, где размещение транзисторов на поверхности кристалла за счет организации соответствующих связей и межсоединений этих транзисторов между собой и с другими блоками позволяет реализовать заданный алгоритм функционирования блока (узла).

В предлагаемой книге и решается такая задача — для основных базовых блоков современных микроэлектронных устройств приводятся многочисленные примеры их схмотехнической реализации на уровне транзисторов и их взаимосвязей. Показано, например, что тот же простейший D-триггер в зависимости от его схмотехнической реализации будет обеспечивать различные численные значения быстродействия, нагрузочной способности, помехоустойчивости, мощности потребления и т.д.

Дополнительной особенностью книги является детальное описание различного рода устройств (элементов) согласования — входных и выходных, которые обеспечивают электрическое и временное согласование при работе микросхемы в проектируемом устройстве, а также приведенные методы и схмотехнические решения всегда актуальной проблемы снижения энергопотребления современных микросхем.

Побудительным мотивом авторов к написанию данной книги явилось желание помочь широкому кругу студентов, преподавателей, инженеров, специализирующихся в области проектирования и эксплуатации различных микроэлектронных устройств, понять физические механизмы протекания процессов, происходящих внутри этих «кирпичиков», из которых строятся современные микросхемы. Ведь именно схмотехнические решения базовых элементов микросхем определяют численные значения электрических, статических и динамических характеристик, потребляемой мощности, быстродействия, помехоустойчивости, площади кристалла микросхемы. В этой связи необходимо отметить ряд основных «классических» изданий по данной тематике, написанных много лет назад, но которые до сих пор можно увидеть на рабочих местах инженеров по электронике.

Наиболее близкое и широко известное издание, монография «Искусство схмотехники» — классический учебник по цифровой и аналоговой схмотехнике, была написана американскими учеными-практиками Paul Harowitz из Harvard University и Winfield Hill из Rowland Institute for Science, Cambridge, Massachusetts, первое английское издание (Cambridge University Press) вышло в 1980 г. тиражом 50 тыс. экз. и сразу же стало библиографической редкостью, последнее (10-е) издание вышло в 2009 г.

Этот ажиотаж вокруг книги американских специалистов и ее популярность среди широкого круга читателей объясняются, с одной стороны, широтой охвата предметной области — основ конструирования радиоэлектронных схем, обшир-

ной справочной информацией по элементной базе («кирпичикам», из которых состояли радиоэлектронные устройства) на момент написания книги, а с другой стороны, тем, что, в отличие от классических учебников с избытком математических выкладок и физических формул, авторы простым языком, на большом количестве практических примеров, изложили все основные (на то время) аспекты конструирования радиоэлектронных устройств, на уровне, доступном для понимания даже слабоподготовленным читателям.

За свою необычайную для такого ряда изданий популярность среди студентов и инженеров по электронике книга получила в 90-х годах прошлого века вполне заслуженное неофициальное звание – «библия электроники».

Очевидно, что за прошедшие с момента написания этой книги более 30(!) лет элементная база микросхем, радиоэлектронных устройств и систем, подчиняясь известному закону Мура, изменилась принципиально. Те самые «кирпичики», блестяще описанные в этой «библии электроники», давно уже вошли в состав более крупных «строительных блоков» (IP-блоки или «Intellectual properties»), из которых собираются современные ИМС, БИС и СБИС, появились и новые элементы, которые раньше просто нельзя было реализовать технологически, появились базовые элементы, работающие на совершенно новых физических принципах и механизмах.

Основное достоинство предлагаемой авторами книги и заключается в детальном описании принципов работы и правил применения этих современных базовых элементов в составе микроэлектронных устройств. Например, элементов, реализованных по современной биполярно-полевой технологии (БиКМОП или BiCMOS) на момент выхода последнего англоязычного издания, просто не было, то же самое можно сказать и о микромошной КМОП элементной базе.

До сих пор в учебных курсах многих ВУЗов также используется книга: Титце У., Шенк К. Полупроводниковая схемотехника: справочное руководство. Пер. с нем. Halbleiter – Schaltungstechnik/ Под ред. А.Г. Алексенко. – М.: Мир, 1982.

В Германии эта книга выдержала более десяти изданий. В 2005 г. появилось 11-е по счету дополненное и переработанное издание этого справочного руководства.

Впервые в СССР эту книгу, написанную авторами в 1970 г., издали тиражом 80 тыс. экземпляров (а это было уже пятое доработанное немецкое издание), и многочисленные отечественные переиздания подтвердили интерес научных сотрудников, студентов и инженеров-практиков к схемотехнике радиоэлектронных устройств, хотя в этой книге рассматриваются всего лишь структуры простейших полупроводниковых элементов, которые сегодня практически не используются в микроэлектронных устройствах (за исключением элементов силовой электроники, детально исследованных в этой книге).

Тем не менее, очередные русскоязычные версии этого справочного руководства до сих пор периодически выпускаются издательствами, в том числе российскими и пользуются спросом у специалистов и студентов, поскольку в продаже отсутствуют более современные издания.

На книжных рынках США, Англии и Европы присутствует и ряд других книг, посвященных схемотехнике современных микроэлектронных устройств, однако,

большинство из них рассматривают только отдельные составные части комплексных проблем проектирования и описания частных технологий (методы снижения рассматриваемой мощности, повышения производительности, способы моделирования, защиты от паразитных эффектов и т.д.) применительно к конкретным технологическим базисам – КМОП, биполярным, БИКМОП, КНИ (SOI) и др.

В основу книги положены материалы лекционных курсов, много лет читаемых авторами в ВУЗах и академических институтах для студентов, аспирантов, магистрантов и преподавателей следующих специальностей: 5507002 «Электроника и микроэлектроника»; 551102 «Проектирование и технология электронных средств»; 5515002 «Приборостроение»; 5528002 «Информатика и вычислительная техника»; 2000003 «Электронная техника, радиотехника и связь»; 2100003 «Автоматика и управление» и др. Использованы материалы лекций и семинаров для иностранных студентов и специалистов, проведенных авторами в Северо-Восточном институте микроэлектроники (Китай), Ханойском техническом университете (Вьетнам), Институте космических исследований и Исследовательском Центре Имарата (Индия).

Кроме того, использованы результаты собственных исследований, опубликованных ранее в монографиях, патентах и статьях; результаты своей практической деятельности в области проектирования и применения микроэлектронных устройств – в качестве главных конструкторов руководили разработкой и организацией производства более ста типов микросхем, а также материалы из отечественных и зарубежных источников.

При работе над материалами глав 2, 3, 4, 8 существенную помощь авторам оказали Силин А.В., Трасковский В.А., техническое оформление рукописи выполнено Гордиенко С.В.

Авторы благодарят академика РАН Красникова Г.Я., д.т.н., профессора Коноплева Б.Г. за полезные предложения по уточнению содержания и структуры построения материала, сделанные в процессе рецензирования данной работы.

Введение

На современном этапе развития микроэлектронных интегральных устройств проблема выбора оптимальных схемотехнических решений базовых элементов микросхем (ИМС) обусловлена тем очевидным фактом, что известные ранее и ставшие уже стандартными для разработчиков микросхем предыдущих поколений схемотехнические решения базовых элементов микросхем малой и средней степени интеграции оказались неэффективными для реализации новых требований, предъявляемых к сложнофункциональным, высокопроизводительным и надежным большим интегральным схемам (БИС). Перед разработчиком всегда встает и ряд практических вопросов — какие технические средства адекватны поставленной задаче, на что следует обратить особое внимание при проектировании отдельных узлов микросхемы, как лучше организовать, синхронизировать совместную работу в составе ИМС комбинационных схем, триггеров и базовых логических элементов, как защитить ИМС от перенапряжений, статического электричества, как обеспечить надежное электрическое и временное согласование работы базовых элементов (триггеров, регистров, сумматоров) в составе ИМС и различных ИМС между собой (особенно в случае различного конструктивно-технологического базиса их реализации) и т.п. Очевидно, что для ответа на эти вопросы понимание работы базовых элементов, узлов и блоков ИМС только на логическом уровне «черного ящика», чему посвящено абсолютное большинство монографий, справочников и учебных пособий является необходимым, но далеко не достаточным условием проектирования современных микросхем. А решение проблем повышения быстродействия, помехоустойчивости, надежности, устойчивости к различного рода дестабилизирующим факторам (температура, радиация, разряды статического электричества), уменьшения энергопотребления микросхем и устройств на их основе в принципе невозможно без ясного понимания принципов и особенностей работы базовых элементов («кирпичиков», из которых строятся современные микросхемы), представленных на уровне электрических схем этих элементов, блоков и узлов. Обширнейшая литература по современной электронике, информатике и цифровой схемотехнике не дает ответа на эти и подобные вопросы, и цель данной книги состоит в том, чтобы по возможности восполнить этот пробел. Основное внимание сосредоточено на описании наиболее эффективных и опробованных на практике в составе реальных изделий вариантах схемотехнических решений базовых элементов цифровых ИМС. Большой иллюстрированный материал схемотехнических решений элементов БИС существенно облегчает усвоение изложенного материала и служит практическим пособием по выбору схемотехнических решений, адекватных решаемой разработчиком задаче.

Материал книги разбит на 8 глав. В первой главе изложены в достаточно сжатом виде, с минимально необходимым количеством формул и математических выражений, физические основы работы полевых транзисторов.

Изучение материалов этой главы необходимо для более глубокого понимания рассмотренного в последующих главах материала. Проведен анализ работы МОП-транзисторов с «длинным» каналом, оценено влияние подложки на характеристики транзистора и выведены выражения для оценки численных значений допо-

рогового тока. При анализе физических процессов, происходящих в субмикронном МОП-транзисторе, исследовано влияние физических эффектов на величину порогового напряжения и на величину сквозного тока.

Вторая глава посвящена вопросам проектирования микромощных КМОП БИС. Здесь рассмотрены основные способы управления энергопотреблением микроэлектронных устройств, приведена классификация и дано описание основных методов минимизации энергопотребления, используемых при проектировании КМОП БИС. Приведен маршрут проектирования таких микросхем, дан сравнительный анализ возможностей управления мощностью потребления на различных уровнях представления (транзистор – вентиль – архитектура – алгоритм – система). Приведен ряд конкретных схемотехнических решений микромощных КМОП элементов.

Приведена классификация и детально рассмотрены источники и основные физические механизмы рассеяния мощности в субмикронных КМОП-структурах, приведены выражения для расчета значений суммарной, статической и динамической составляющих мощности рассеяния. Здесь же рассмотрен ряд ограничений (физических, конструктивно-технологических, схемотехнических и др.), которые необходимо учитывать при проектировании субмикронных микросхем.

Третья глава посвящена рассмотрению общих характеристик цифровых БИС. Приведена классификация и описание основных элементов, из которых состоят современные цифровые микросхемы (базовые логические элементы, входные и выходные элементы согласования, преобразователи уровней и т.п.), перечислены системы функциональных, электрических и динамических параметров БИС, приведены основные энергетические характеристики базовых логических элементов.

Здесь же рассмотрены основные паразитные элементы и паразитные эффекты (эффект Миллера, эффект «защелкивания», эффекты «горячих» носителей заряда и др.)

Приведена классификация и детально рассмотрены принципы работы типовых и оригинальных схем базовых логических элементов (статические, динамические и квазистатические), и элементов внутренней памяти БИС (тактируемых как уровнем, так и фронтом синхросигнала).

Рассмотрены механизмы влияния на работоспособность БИС основных дестабилизирующих факторов (электростатических разрядов, электрических помех, электрических перегрузок) и приведены схемотехнические и конструктивно-технологические решения, позволяющие исключить или уменьшить их влияние.

В четвертой главе рассмотрены вопросы схемотехники цифровых БИС на комплементарных МОП-транзисторах. Приведена классификация и детально рассмотрены принципы работы стандартных и оригинальных схем базовых логических элементов (статические, динамические и квазистатические), и элементов внутренней памяти БИС (тактируемых как уровнем, так и фронтом синхросигнала).

Рассмотрены механизмы влияния на работоспособность БИС основных дестабилизирующих факторов (электростатических разрядов, электрических помех, электрических перегрузок) и приведены схемотехнические и конструктивно-технологические решения, позволяющие исключить или уменьшить их влияние.

В пятой главе рассмотрены вопросы схемотехники цифровых БИС на биполярных транзисторах, элементах классической Шоттки транзисторной логики

(STL), интегральной Шоттки-логики (ISL), диодно-транзисторной логики с диодами Шоттки, инжекционной логики (I^2L). Рассмотрены все особенности элементов согласования этих БИС (со стандартными ТТЛ-уровнями, с повышенной нагрузочной способностью, со встроенной памятью, с гистерезисом, с парафазными выходами, с повышенной помехоустойчивостью). Отдельный параграф главы посвящен схемотехническим решениям, направленным на обеспечение защиты входных и выходных цепей от разрядов статического электричества.

Шестая глава посвящена вопросам схемотехники цифровых БИС на комбинентарных МОП и биполярных транзисторах (БиКМОП).

Рассмотрены типовые схемотехнические решения базовых логических элементов, элементов памяти, входных и выходных элементов согласования с преобразованием уровней сигналов, с встроенной памятью, с повышенной помехоустойчивостью и повышенной нагрузочной способностью.

Приведены и проанализированы схемотехнические решения выходных элементов БиКМОП БИС с формированием различных выходных уровней (ЭСЛ, ТТЛ, КМОП), с встроенной памятью и схемами защиты выходных цепей БИС.

В седьмой главе рассмотрены принципы организации интерфейса в системах передачи и обработки информации. Для проектирования современных микроэлектронных устройств необходимо знать, как правильно организовать процессы обмена данными между различными БИС в составе устройств, какие интерфейсы необходимо использовать для обеспечения надежной работы устройств. Поэтому здесь рассмотрены наиболее часто используемые методы организации, параметры и типы интерфейсных шин, основные параметры, режимы работы линий связи, типы помех в этих линиях и методы борьбы с ними. Рассмотрены также различные коды, используемые для передачи помехозащищенной информации, методы физического кодирования, коды исправления одиночных и пакетных ошибок, а также конкретные рекомендации по эффективному кодированию передаваемых сообщений.

Восьмая глава посвящена изучению интерфейсных БИС — их архитектуры и схемотехнических особенностей. Рассмотрена классификация типов интерфейсных БИС и их базовых схемотехнических решений, приведена система основных параметров и их типовых значений. Детально рассмотрены особенности организации линий связи с помощью свитой пары для обеспечения электрического согласования интерфейсных микросхем с передающими и принимающими электронными блоками.

Рассмотрены типовые архитектуры и схемотехнические решения наиболее распространенных интерфейсных микросхем — шинных формирователей (драйверы, порты ввода-вывода, адаптеры, программируемые интерфейсы), микросхем для организации последовательных каналов передачи данных, а также интерфейс типа «токовая петля» и инфракрасный интерфейс.

На конкретных примерах наиболее массовых микросхем приемо-передатчиков интерфейса с последовательной передачей данных стандартов RS-232 и RS-485 рассмотрены схемотехнические методы организации режима пониженного энергопотребления.

ГЛАВА I

ФИЗИЧЕСКИЕ ОСНОВЫ РАБОТЫ ПОЛЕВЫХ ТРАНЗИСТОРОВ

1.1. Физические основы работы субмикронных МОП-транзисторов

Настоящая глава посвящена некоторым фундаментальным вопросам физики работы КМОП полевых транзисторов с малыми геометрическими размерами, в данном разделе будет показано, что многие физические явления, которые отсутствуют в известных микроэлектронных приборах с большими проектными нормами, проявляются только в субмикронных микросхемах и существенно влияют на принципы их работы и величину потребляемой мощности. Рассмотрим как эти явления, так и известные из литературы способы борьбы с их нежелательными проявлениями. В этой главе мы рассмотрим классическую структуру металл-окисел-полупроводник (МОП), приведем аналитические выражения для напряжения порога включения МОП транзистора, глубины области обеднения, величины заряда в инверсионном слое и толщины слоя инверсии.

Здесь же будут рассмотрены полевые МОП-транзисторы с длинным каналом, приведем анализ влияния подложки на пороговые напряжения, рассмотрим модель «подпороговой» работы полевых МОП-транзисторов, которая будет использоваться для оценки подпороговых токов. Вводится важная характеристика прибора, называемая подпороговым размахом. Многие явления, которые отсутствуют в приборах с более «крупной» геометрией, имеют место в субмикронных приборах и существенно влияют на различные аспекты их характеристик, включая такой параметр, как потребление мощности. В данном разделе используется физико-математическая модель субмикронного полевого МОП-транзистора на основе снижения порогового напряжения, обусловленная эффектом короткого канала [5]. Другие субмикронные явления – эффекты узкого затвора, зависимость смещения подложки и эффекты инверсионного «короткого» канала – исследуются в следующих разделах, в том числе «подповерхностный» эффект смыкания и способы его предотвращения.

Изучение физики полевых МОП-транзисторов подготовит читателя к последующим главам, в которых изучаются различные компоненты общего потребления мощности в кристаллах КМОП СБИС.

1.1.1. Типовая структура МОП-транзистора

Стабильность и надежность всех полупроводниковых приборов тесно связаны с их поверхностными состояниями. Как известно, МОП-структура (конденсатор, управляемый напряжением и диод) является превосходным средством для исследе-

дования поверхности любого полупроводника. Для начала в этой главе будут обсуждаться «идеальные» МОП-диоды, а в конце раздела будут кратко рассмотрены «неидеальные» (реальные) характеристики применительно к эффектам, связанным с субмикронной технологией их изготовления.

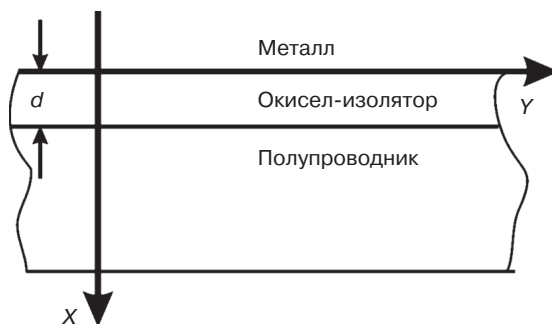


Рис. 1.1. Эскиз типовой МОП-структуры

На рис. 1.1 схематично показана типовая МОП-структура. Слой толщиной d из изолирующего материала располагается между металлической пластиной и полупроводниковой подложкой. Для конкретизации последующих рассуждений пусть полупроводник будет p -типа. Между подложкой и металлической пластиной подается напряжение V . Вначале рассмотрим случай, когда $V = 0$. Так как мы рассматриваем идеальный МОП-диод, где разность энергий ϕ_{ms} между работой выхода из металла и работой выхода из полупроводника — нулевая, то будет справедливо следующее широко известное выражение [1, 2]:

$$\phi_{ms} \equiv \phi_m - \left(\chi + \frac{E_g}{2q} + \psi_B \right) = 0, \quad (1.1)$$

где χ — сродство электрона в полупроводнике, E_g — запрещенная зона, ϕ_m — потенциальный барьер между металлом и изолятором, ψ_B — разность потенциала между «внешним» уровнем Ферми E_F и «внутренним» уровнем Ферми E_i .

Для понимания следующего материала необходимо ввести ряд определений и пояснений:

1. **Работа выхода** ϕ_{ms} обычно определяется как минимальная энергия, необходимая для электронов металла в системе металл-вакуум для выхода в вакуум с внутренней энергией на уровне Ферми. В системе металл-полупроводник работа выхода также может использоваться, но только с заменой диэлектрической проницаемости свободного пространства ϵ_0 на диэлектрическую проницаемость среды полупроводника ϵ_s .
2. **Сродство электрона** в полупроводнике χ — это разница потенциалов между электроном в вакууме и электроном на дне зоны проводимости.
3. **Потенциальный барьер** между металлом и изолятором ϕ_m — это разница между работой выхода из металла и сродством электрона в полупроводнике.

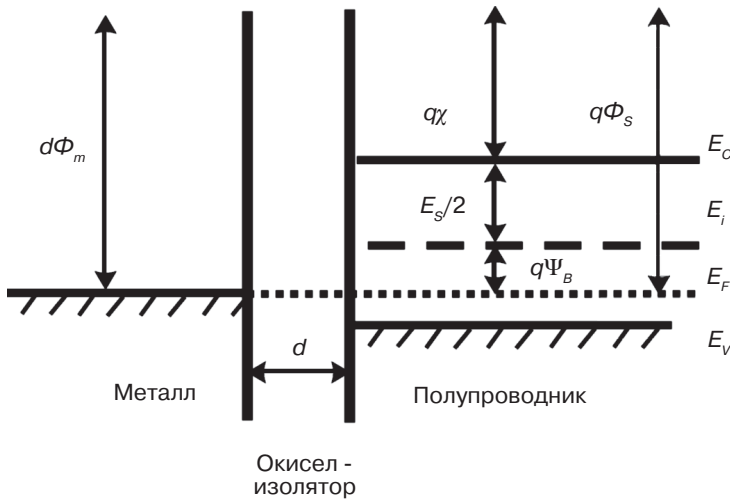


Рис. 1.2. Энергетические зоны в идеальном МОП-диоде

Поскольку в идеальном МОП-транзисторе изолятор имеет бесконечное сопротивление и не имеет ни подвижных носителей заряда, ни центров заряда, то уровень Ферми в металле сравнивается с уровнем Ферми в полупроводнике.

Вследствие допущения однородности легирования уровень Ферми в металле одинаков. Это называется состоянием «плоской зоны», так как на рис. 1.2 энергетической зоны уровни энергии E_C , E_V и E_i представлены в виде прямых линий.

Когда напряжение V – отрицательное, дырки в полупроводнике р-типа притягиваются и накапливаются у поверхности полупроводникового контакта с изолирующим слоем. Поэтому этот процесс называют накоплением. В отсутствии тока носители в полупроводнике находятся в состоянии равновесия и уровень Ферми представляется в виде прямой линии. Классическая статистика Максвелла–Больцмана связывает равновесную концентрацию дырок с собственным уровнем Ферми следующим простым выражением:

$$p_0 = n_i e^{(E_i - E_F)/kT}. \tag{1.2}$$

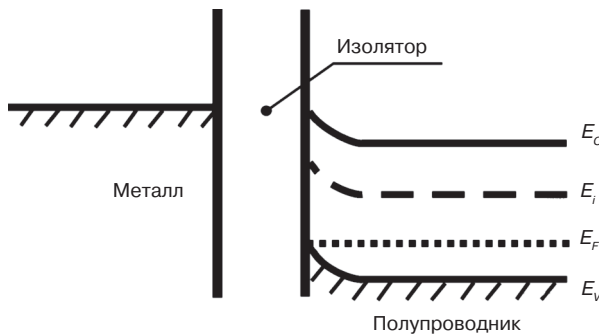


Рис. 1.3. Изменение энергетических зон при приложении отрицательного смещения

Как показано на рис. 1.3, внутренний уровень Ферми имеет более высокое значение на поверхности, чем в любой точке на глубине подложки, а энергетические уровни E_c , E_v и E_i изгибаются вверх вблизи поверхности раздела «изолятор-полупроводник». Уровень Ферми E_F в полупроводнике теперь на $-qV$ ниже уровня Ферми в металлическом затворе. Когда подаваемое напряжение V положительно, но мало, тогда дырки в полупроводнике р-типа уходят от поверхности и оставляют после себя отрицательно заряженные ионы акцептора. Образуется область обеднения, простирающаяся от поверхности в глубину полупроводника. Это и есть классическое состояние обеднения.

Кроме «отталкивания» дырок положительное напряжение притягивает к поверхности полупроводника и электроны. Поверхность инвертируется из исходного р-типа в n-тип. Если V невелико — концентрация дырок по-прежнему выше концентрации электронов. Это состояние «слабого обеднения», и именно оно очень важно для изучения процесса рассеяния мощности в микросхемах на полевых транзисторах, границы энергетических зон в этом состоянии изгибаются вниз вблизи границы раздела поверхности «окисел-изолятор» (рис. 1.4).

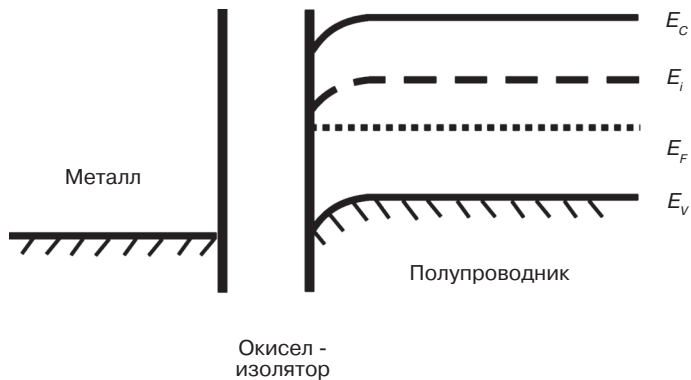


Рис. 1.4. Картина энергетических зон при приложении слабого положительного смещения

Если приложенное напряжение значительно увеличивается, зоны также изгибаются значительно, чтобы уровень на поверхности E_i пересекся с другой стороной уровня E_F . Это обуславливается тенденцией носителей к занятию состояний с наименьшей суммарной энергией. Кинетическая энергия электронов нулевая, когда они занимают состояния на дне зоны проводимости. В данном состоянии инверсии уровень E_i изгибается, становясь ближе к уровню E_c , и электроны численно превосходят количество дырок у поверхности. Плотность электронов у поверхности по-прежнему ниже, чем плотность дырок внутри полупроводника.

Когда V возрастает до такой степени, что плотность электронов на поверхности n_s становится больше, чем плотность дырок (N_A — концентрация примеси акцептора) в объеме, как говорят физики, должно иметь место начало сильной инверсии. Это состояние отображается на рис. 1.5. Как мы увидим ниже, E_i на поверхности теперь ниже E_F на величину энергии, равной $2\phi_g$, где ϕ_g — разность по-

тенциалов между уровнем Ферми E_F и внутренним уровнем Ферми E_i в объеме. Величина V , необходимая для достижения сильной инверсии, называется пороговым напряжением.

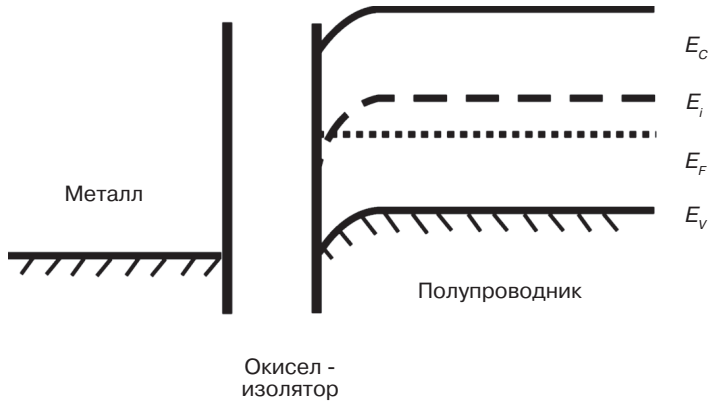


Рис. 1.5. Энергетические зоны при приложении порогового напряжения

Рассмотрим более подробно математическую модель полевого диода (МОП-диод). Эта модель известна как модель с поверхностным зарядом [1, 2]. В отличие от более простой модели [3] на основе приближения обеднения, которая сохраняет точность только при эффектах сильной инверсии, модель с поверхностным зарядом остается действующей также в областях со слабой инверсией. Последние области важны, когда рассматривается рассеиваемая мощность субмикронного полевого КМОП-транзистора.

В основу модели обычного полевого диода положено классическое уравнение Пуассона:

$$\nabla \cdot D = \rho(x, y, z), \quad (1.3)$$

где D – вектор электрического смещения, равный $\epsilon_s E$ при статических условиях или низкой частоте, ϵ_s – электрическая проницаемость кремния, E – вектор электрического поля, $\rho(x, y, z)$ – суммарная плотность электрического заряда.

В МОП-диодах электрическое поле, вызванное приложенным напряжением, направлено перпендикулярно изолятору из SiO_2 . Обычно искажениями поля на краях области пренебрегают, поэтому изменение электростатического потенциала ϕ может учитываться только вдоль оси x , как показано на рис. 1.6. В этом случае можем записать следующее выражение:

$$E_y = \frac{\partial \phi}{\partial y} = E_z = \frac{\partial \phi}{\partial z} = 0.$$

Поскольку в нашем случае всегда выполняется соотношение:

$$\rho(x) = q \times [p(x) - n(x) + N_b(x) - N_A(x)],$$

то уравнение Пуассона (1.3) преобразуется в вид, характерный для его применения в области микроэлектроники:

$$\frac{d^2\phi}{dx^2} = \frac{q}{\epsilon_s} (p_p - n_p + N_D - N_A), \tag{1.4}$$

где N_D – это концентрация примеси донора, N_A – концентрация примеси акцептора, n_p – плотность подвижных электронов, p_p – плотность подвижных дырок.

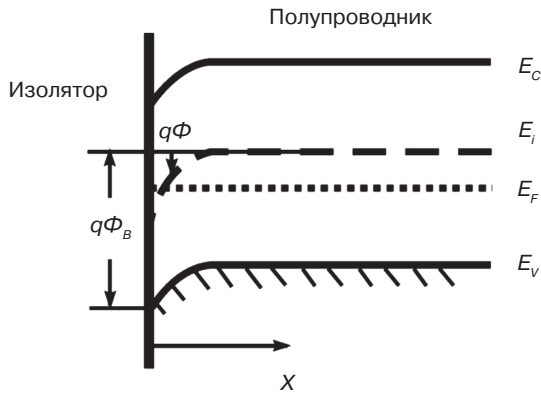


Рис. 1.6. Энергетические зоны на поверхности системы изолятор-полупроводник

Индекс p служит для акцентирования того факта, что рассматривается именно полупроводник p -типа. Две плотности носителей в точке x связываются с плотностью собственных носителей n_i , потенциалом Ферми Φ_F и электростатическим потенциалом $\phi(x)$ согласно статистике Больцмана известными уравнениями:

$$p_p(x) = n_i e^{q(\phi_F(x) - \phi_p)/kT}, \tag{1.5}$$

$$n_p(x) = n_i e^{q(\phi(x) - \phi_p)/kT}. \tag{1.6}$$

Если потенциал Ферми ϕ_F соответствует уровню энергии Ферми $E_F (= -q\phi_F)$, то электростатический потенциал – это относительная физическая величина, обычно это потенциал, который соответствует внутренним уровням энергии Ферми в объеме $E_i(x = \infty)$, т.е. его абсолютное значение можно записать в виде: $\phi(x) = \phi(x) + \phi(\infty)$. Обозначим равновесные концентрации дырок и электронов в объеме как

$$p_{p0} = p_p(\infty) = n_i \exp q [\phi_F - \phi(\infty)]/kT$$

и n_{p0} соответственно. Упрощая правые стороны (1.5) и (1.6), заменяя в (1.4), умножая обе стороны результирующего выражения на величину $2d\phi/dx$ и интегрируя это выражение от точки в глубине объема до некоторой произвольной точки x [4], мы получаем следующее выражение:

$$\int_{-\infty}^x 2 \frac{d\phi}{dx} \frac{d^2\phi}{dx^2} dx = \int_{-\infty}^x 2 \frac{q}{\epsilon_S} (p_{p_0} e^{q\phi(x)/kT} - n_{p_0} e^{q\phi(x)/kT} + N_D - N_A) d\phi. \quad (1.7)$$

При повышенной температуре, как известно, в полупроводниковой структуре большинство доноров и акцепторов ионизированы. Так что обоснованно можем полагать: $p_{p_0} \approx N_A$ и $n_{p_0} \approx N_D = n_i^2/N_A$. Допуская применимость классической статистики Больцмана, выражение для n_{p_0} запишем в следующем виде:

$$n_{p_0} = n_i e^{-\beta\phi_B} = p_{p_0} e^{-2\beta\phi_B},$$

где $\beta = kT/q$.

Подставляем полученные выражения в (1.7):

$$\frac{d\phi}{dx} = -E(x) = -\sqrt{\frac{2qN_A}{\epsilon_S}} \sqrt{\frac{e^{-\beta\phi}}{\beta} + \phi - \frac{1}{\beta} + e^{-2\beta\phi_B} \left(\frac{e^{\beta\phi}}{\beta} - \phi - \frac{1}{\beta} \right)}. \quad (1.8)$$

Значение потенциала электрического поля на поверхности E_S может вычисляться путем замены значения ϕ на значение потенциала на поверхности ϕ_S . Для определения величин суммарных зарядов в полупроводнике Q_S используем закон Гаусса и получим:

$$Q_S = \epsilon_S E_S = -\sqrt{\frac{2q\epsilon_S N_A}{\beta}} \sqrt{e^{-\beta\phi_S} + \beta\phi_S - 1 + e^{-2\beta\phi_B} (e^{\beta\phi_S} - \beta\phi_S - 1)}. \quad (1.9)$$

Так как в нашем случае $\phi(x = \infty) = 0$, то часть приложенного напряжения V появляется на изоляторе, а оставшееся напряжение появляется на полупроводнике, что можно описать выражением:

$$V = \phi_i + \phi_S = \frac{Q_S}{C_i} + \phi_S = \frac{Q_S d}{\epsilon_i} + \phi_S, \quad (1.9a)$$

где C_i — емкость изолятора; ϵ_i — диэлектрическая проницаемость этого изолятора; d — толщина изолятора.

В состоянии сильного смещения величина $\phi_S = 2\phi_B$, и поэтому будет справедливо следующее выражение:

$$V_T = \frac{Q_S \times d}{\epsilon_i} + 2\phi_B, \quad (1.10)$$

Или, подставляя в это выражение полученные значения из (1.9) и (1.9a), можем записать следующее выражение:

$$V_T = \frac{2d}{\epsilon_i} \sqrt{q\epsilon_S N_A \phi_B (1 - e^{-2\beta\phi_B})} + 2\phi_B. \quad (1.11)$$

Конечно, сделанные допущения для вывода выражения для порогового напряжения во многом являются идеализированными. В частности, разница работы выхода ϕ_{mS} в реальных микросхемах никогда не равна нулю, и заряды могут присутствовать и в изоляторе, и на границе «изолятор-полупроводник». Последний случай обычно включает подвижные заряды ионов, фиксированные заряды окислов, заряды ловушек на границе раздела и заряды ловушек окислов.

Пусть Q_T будет эффективный «чистый» заряд на единицу площади. Тогда суммарное напряжение, необходимое для устранения эффекта разницы ненулевой работы выхода и присутствия зарядов, называется напряжением плоской зоны (V_{FB}), и его величина может быть определена из следующего выражения:

$$V_{FB} = \phi_{mS} - \frac{Q_T d}{\epsilon_i}. \quad (1.12)$$

Выражение для определения величины напряжения V_T , которое должно прилагаться для достижения эффекта сильной инверсии, должно включать также напряжение плоской зоны (V_{FB}). Поэтому итоговое выражение для оценки величины V_T можно записать в следующем виде:

$$V_T = V_{FB} + \frac{2d}{\epsilon_i} \sqrt{q\epsilon_s N_A \phi_B (1 - e^{-2\beta\phi_B})} + 2\phi_B. \quad (1.13)$$

1.1.2. Глубина области обеднения

Обычно МОП-структура находится в состоянии обеднения, когда прикладывается слабое положительное напряжение смещения V между металлической пластиной и объемом полупроводника. Состояние инверсии существует, когда величина напряжения V достаточно велика, чтобы притягивать достаточное количество неосновных носителей (электронов) на поверхность, так что их плотность начинает превышать плотность свободных дырок в объеме. При анализе обычно допускается, что область полупроводника однородно легирована, а также используются еще два дополнительных упрощающих допущения. Допущение об обеднении позволяет относиться к области обеднения как полностью лишенной подвижных зарядов. Допускается, что в состоянии инверсии притянутые неосновные носители находятся в очень тонком слое инверсии вблизи поверхности полупроводника. Допущение об одностороннем резком переходе позволяет считать, что концентрация носителей резко меняется до своей собственной величины на расстоянии W под поверхностью, где W — это глубина области обеднения. Экспоненциальная зависимость (как это мы увидим далее) между суммарным зарядом в полупроводнике Q_S и d требует незначительного увеличения d с целью уравнивания увеличенного заряда на металле, когда V увеличивается за пределы состояния сильной инверсии. Поэтому допускается, что d достигает своего максимального значения W_m и далее не увеличивается. Аналогично, потенциал на поверхности ϕ_S не увеличивается выше $2\phi_B$ [5].

С учетом этих допущений мы начинаем снова с классического уравнения Пуассона:

$$\frac{d^2\phi}{dx^2} = \frac{q}{\varepsilon_s}(p_p - n_p + N_D - N_A).$$

Вышеприведенные допущения и тот факт, что в полупроводнике р-типа концентрация $N_D = 0$, позволяют упростить это выражение следующим образом:

$$\frac{d^2\phi}{dx^2} = \begin{cases} \frac{qN_A}{\varepsilon_s} & 0 \leq x < d \\ 0 & x \geq d \end{cases}. \quad (1.14)$$

Дважды интегрируя это выражение и применяя следующие граничные условия: $\phi(x=0) = \phi_s$ и $\phi(x=W) = 0$, получаем:

$$\phi(x) = \phi_s \left(1 - \frac{x}{W}\right)^2. \quad (1.15)$$

Таким образом, можем записать уравнение:

$$2\phi_s \frac{1}{W^2} = \frac{qN_A}{\varepsilon_s}.$$

Разрешая это уравнение относительно параметра W , получим:

$$W = \sqrt{\frac{2\phi_s \varepsilon_s}{qN_A}}. \quad (1.16)$$

Принимаем во внимание, что когда $W = W_m$, то $\phi_s = 2\phi_B$. Поэтому выражение (1.16) примет следующий вид:

$$W_m = \sqrt{\frac{4\phi_B \varepsilon_s}{qN_A}}. \quad (1.17)$$

Это выражение уже можно использовать в практических расчетах численных значений глубины области обеднения при выборе конкретных параметров конструкций проектируемых микросхем.

1.1.3. Определение величины заряда в слое инверсии

В предыдущем разделе было показано, что Q_s , суммарный заряд в полупроводнике, зависит от параметров МОП-структуры в соответствии со следующим выражением:

$$Q_s = \varepsilon_s E_s = -\sqrt{\frac{2q\varepsilon_s N_A}{\beta}} \sqrt{e^{-\beta\phi_s} + \beta\phi_s - 1 + e^{-2\beta\phi_B} (e^{\beta\phi_s} - \beta\phi_s - 1)}. \quad (1.18)$$

В этом разделе попробуем определить выражения для оценки величины заряда в области обеднения, вызванного ионизованными атомами, остающимися после ухода дырок за счет положительного потенциала металла, а также заряда в слое инверсии [5]. Инверсия поверхности полупроводника не начинается до тех пор, пока значение ϕ_s не станет больше или равно ϕ_B . Для диапазона концентраций легирующей примеси, обычно используемого в МОП-транзисторах, и для рассматриваемых диапазонов температур $9 \leq \beta\phi_B \leq 16$. Другие слагаемые в выражении (1.18) незначительны в сравнении со вторым и четвертым слагаемыми и могут быть отброшены. Таким образом, выражение для Q_s может быть записано в следующем виде:

$$Q_s = \sqrt{\frac{2q\varepsilon_s N_A}{\beta}} \sqrt{\beta\phi_s + e^{\beta(\phi_s - 2\phi_B)}}. \quad (1.19)$$

Как следует из (1.19), заряд на единицу площади в полупроводнике Q_s равен сумме величины заряда на единицу площади в инверсном слое Q_i и величины заряда на единицу площади в области обеднения Q_d . Заряд в области обеднения вызван атомами акцептора, использующими дополнительный электрон для заполнения ковалентных связей. Поэтому можем записать:

$$Q_d = qN_A W = \sqrt{2q\varepsilon_s N_A} \phi_s. \quad (1.20)$$

Из 1.19 и 1.20 получаем следующее выражение:

$$Q_i = Q_s - Q_d = \sqrt{2q\varepsilon_s N_A} \left(\sqrt{\frac{\beta\phi_s + e^{\beta(\phi_s - 2\phi_B)}}{\beta}} - \sqrt{\phi_s} \right). \quad (1.21)$$

Мы отмечали выше, что в требуемом диапазоне значений температур $\exp(-\beta\phi_s) \ll 1 < \beta\phi_s$. Тогда, при слабой инверсии, когда $\phi_s < 2\phi_B$, $\beta\phi_s > \exp(\beta(\phi_s - 2\phi_B))$ и используя первые два члена в разложении в ряд Тейлора в окрестности $\exp(\beta(\phi_s - 2\phi_B)) = 0$, получим следующее уравнение:

$$\sqrt{\beta\phi_s + e^{\beta(\phi_s - 2\phi_B)}} = \sqrt{\beta\phi_s} + \frac{1}{2\sqrt{\beta\phi_s}} e^{\beta(\phi_s - 2\phi_B)}. \quad (1.22)$$

Откуда, подставляя в (1.13), получаем:

$$Q_i = \frac{\sqrt{2q\varepsilon_s N_A}}{2\beta\sqrt{\phi_s}} e^{\beta(\phi_s - 2\phi_B)}. \quad (1.23)$$

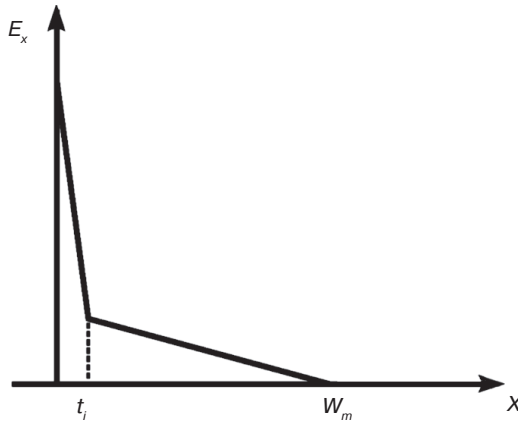


Рис. 1.7. Изменение вертикального электрического поля E_x

1.1.4. Оценка толщины инверсионного слоя

Рассмотрим выражения для оценки толщины инверсионного слоя при условии (допущении), что плотность заряда в слое инверсии значительно выше, чем плотность заряда ионов в объеме и что слой инверсии очень тонкий. Таким образом, $\partial E_x / \partial x$ в слое инверсии значительно больше, чем в объеме. Здесь $\partial E_x / \partial x$ может аппроксимироваться путем рассмотрения значения электрического поля на нижнем крае слоя инверсии как близкого к нулю (рис. 1.7).

Концентрация электронов в некоторой точке в полупроводнике экспоненциально зависит от потенциала с константой экспоненты, равной $\beta = kT/q$. Это предполагает, что основная часть заряда содержится в пределах расстояния от поверхности, на котором ϕ падает на kT/q .

Для иллюстрации в точке, где потенциал падает на kT/q ниже ϕ_s , плотность электронов будет спадать до $1/e = 0,37$ от его значения при $x = 0$. Затем мы можем аппроксимировать t_i этим расстоянием. Более того, если электрическое поле в слое инверсии аппроксимируется отношением разности потенциалов на этом слое ($\approx \beta$) и его толщиной t_i ,

$$E_s \approx \frac{\beta}{t_i} \quad (1.24)$$

или

$$t_i \approx \frac{\beta}{E_s}. \quad (1.25)$$

Так как при слабой инверсии $\phi_s < 2\phi_B$, то выражение (1.19) для Q_s можно дальше упростить, считая $\exp(\beta(\phi_s - 2\phi_B))$ пренебрежимо малым в сравнении с $2\phi_s$, то

$$t_i \approx \frac{\beta}{E_s} \approx \frac{\beta \epsilon_s}{Q_s} \approx \frac{\beta \sqrt{\epsilon_s}}{\sqrt{2qN_A \phi_s}}. \quad (1.26)$$

1.2. Анализ работы МОП-транзистора с длинным каналом

1.2.1. Анализ влияния подложки на работу МОП-транзистора

При анализе работы МОП-транзистора с субмикронными размерами в предыдущем разделе предполагалось, что подложка или объемный электрод находятся под нулевым потенциалом и напряжения на электродах измеряются относительно этого нулевого потенциала. Когда МОП-транзисторы работают в реальных микросхемах, напряжения на выводах выражаются относительно вывода истока, и объемный электрод может находиться под «ненулевым» потенциалом относительно истока. Так как $V_{GS} = V_{GB} - V_{BS}$, когда объем находится под нулевым потенциалом, равно ϕ_S , величина V_{GS} становится равной $\phi_S + V_{BS}$ относительно вывода истока. Если анализ в предыдущем разделе проводился при потенциалах, измеренных относительно вывода истока, то в нашем случае (длинного канала) правая сторона уравнения (1.13) будет иметь вид [5]:

$$V_{FB} + \frac{d}{\epsilon_i} \sqrt{2q\epsilon_s N_A (2\phi_B + V_{BS})(1 - e^{-2\beta\phi_B - V_{BS}})} + 2\phi_B + V_{BS}. \quad (1.27)$$

В частности, относительно вывода истока выражение для V_T можно записать в следующем виде:

$$V_T = V_{FB} + \frac{d}{\epsilon_i} \sqrt{2q\epsilon_s N_A (2\phi_B + V_{BS})(1 - e^{-2\beta\phi_B - V_{BS}})} + 2\phi_B. \quad (1.28)$$

Величина значения V_T , полученного из вышеупомянутого уравнения, будет больше, чем значение, полученное из уравнения (1.13). Это увеличение V_T при ненулевом напряжении смещения объема V_T , называется смещением подложки.

1.2.2. Выражения для оценки значения допорогового тока

В n-канальных МОП-транзисторах, когда напряжение между затвором и истоком V_{GS} меньше, чем величина напряжения порога V_T , имеет место состояние, называемое «слабым обеднением», аналогичное обсуждаемому выше для диодной МОП-структуры. При этом концентрация неосновных носителей в канале невелика, но не равна нулю. На рис. 1.8 показан характер изменения концентрации неосновных носителей по длине канала.

Предположим, что исток n-канального полевого МОП транзистора заземлен, $V_{GS} < V_T$ и напряжение сток-исток $|V_{DS}| \geq 0,1$ В. При этом состоянии слабой инверсии значение V_{DS} падает почти полностью на обратно смещенном p-n переходе (подложка-сток). В результате изменение электрического потенциала ϕ_S вдоль канала (по оси y) на поверхности полупроводника невелико. Составляющая E_y вектора электрического поля E , равного $\partial\phi/\partial y$, также невелика. При малом числе подвижных носителей и слабом продольном электрическом поле дрейфовая составляющая подпорогового тока стока-истока $I_{D,st}$ пренебрежимо мала. Кроме этого, длинный канал также позволяет считать, что градиент электрического поля вдоль канала невелик.

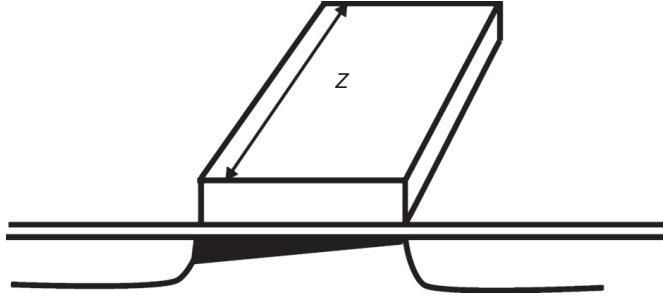


Рис. 1.8. Характер изменения концентрации носителей в канале МОП-транзистора при смещении в режиме слабой инверсии

Зависимость концентрации неосновных носителей n_p от величины поверхностного потенциала в глубине объема имеет следующий вид:

$$n_p = \frac{n_i^2}{N_A} e^{\beta\phi_s}. \quad (1.29)$$

Из-за экспоненциальной зависимости концентрации неосновных носителей n_p от поверхностного потенциала ϕ_s значение дифференциала $\partial n_p(y)/\partial y$ может быть относительно большим. Так как диффузионный ток пропорционален градиенту концентрации носителей, то диффузия носителей создает значительный ток $I_{D,st}$. Диффузионный ток характеризуется следующим выражением:

$$I_{diffusion} = AJ_{diffusion} = AqD_n \frac{\partial n(y)}{\partial y} = Zt_i q D_n \frac{\partial n(y)}{\partial y} = ZD_n \frac{\partial Q_i(y)}{\partial y}, \quad (1.30)$$

где A – площадь поперечного сечения канала, D_n – коэффициент диффузии электронов, Z – ширина канала, t_i – глубина слоя инверсии, Q_i – заряд на единицу площади в инверсионном слое, равный $t_i q n(y)$.

Равновесная концентрация электронов характеризуется выражением:

$$n_p = (n_i^2 / N_A) \exp(q\beta\phi_s).$$

Выражение для оценки величины заряда в слое инверсии при состоянии слабой инверсии можно записать следующим образом:

$$Q_i = qt_i n(y) \approx q \frac{\beta \sqrt{\epsilon_s}}{\sqrt{2qN_A \phi_s}} \frac{n_i^2}{N_A} e^{q\beta\phi_s}. \quad (1.31)$$

Если n_i^2 в правой части вышеприведенного уравнения заменить на его приблизительное значение, выраженное как $N_A^2 \exp(-2q\beta\phi_B)$, то мы увидим, что вышеприведенное выражение – это то же самое, что выведено ранее для величины заряда Q_i :

$$Q_i = \frac{\sqrt{2q\varepsilon_s N_A}}{2\beta\sqrt{\phi_s}} e^{\beta(\phi_s - 2\phi_B)}. \quad (1.31a)$$

Чем полевой МОП-транзистор отличается от МОП-диода, так это наличием градиента потенциала вдоль оси y . При заземленном истоке (например, $V_{SB} = 0$) плотность электронов на конце истока канала задается вышеприведенным выражением при $\phi_s(y)$, замененным на $\phi_s(y = 0)$. На конце стока канала должен учитываться уровень напряжения V_{DS} . Тогда выражения для оценки численного значения величины заряда можем записать в следующем виде [5]:

$$\begin{cases} Q_i(y=0) = q \frac{\beta\sqrt{\varepsilon_s}}{\sqrt{2qN_A\phi_s(y=0)}} \frac{n_i^2}{N_A} e^{q\beta\phi_s(y=0)} \\ Q_i(y=L) = q \frac{\beta\sqrt{\varepsilon_s}}{\sqrt{2qN_A\phi_s(y=0)}} \frac{n_i^2}{N_A} e^{q[\beta\phi_s(y=0) - V_{DS}]} \end{cases}. \quad (1.31б)$$

При температурах, выше, чем комнатная температура, значение члена $\exp(-V_{DS}/\beta)$ будет меньше, чем $\exp(-4)$. Пренебрегая этим членом, можно представить характер изменения (градиент) концентрации электронов вдоль канала следующим образом:

$$\frac{\partial Q_i(y)}{\partial y} \approx \frac{Q_i(y=L) - Q_i(y=0)}{L} = \frac{Q_i(y=0)}{L}. \quad (1.31в)$$

Таким образом, получаем требуемое итоговое выражение для расчета численного значения величины допорогового тока в следующем виде:

$$I_{D,st} = D_n Z \frac{\partial Q_i(y)}{\partial y} = \frac{qD_n Z}{L} \frac{\beta\sqrt{\varepsilon_s}}{\sqrt{2qN_A\phi_s(y=0)}} \frac{n_i^2}{N_A} e^{q\beta\phi_s(y=0)}. \quad (1.31г)$$

Из этого выражения видно, что в МОП-транзисторах с длинным каналом допороговый ток стока-истока остается не зависящим от величины напряжения исток-сток. Так как $\phi_s(y=0)$ меняется экспоненциально при приложении напряжения к затвору [3], то же происходит с током сток-исток. Независимость $I_{D,st}$ от V_{DS} прекращается в МОП-транзисторах при L , равной 2 мкм, при V_{DS} достаточно большим, чтобы области обеднения истока и стока слились. Этот известный эффект короткого канала называется *сквозным пробоем*. Режим сквозного пробоя при конструировании БИС должен предотвращаться, так как он вызывает независимость $I_{D,st}$ от F . Это обычно значит, что ток сквозного пробоя должен поддерживаться ниже, чем значение $I_{D,st}$ для длинного канала. Ниже будут рассмотрены методы использования имплантирующей примеси для управления током сквозного пробоя.

Для конструирования надежных МОП БИС необходимо знать и использовать еще одну важную «допороговую» характеристику.

Характеристика крутизны наклона зависимости $\log(I_{D,st})$ от V_{GS} называется *допороговым размахом* (subthreshold swing). Для однородно легированного МОП полевого транзистора эта характеристика определяется следующим выражением:

$$S_{st} = \log\left(\frac{d \ln I_D}{dV_{GS}}\right)^{-1} = 2.3\beta\left(1 + \frac{C_d}{C_{ox}}\right) = 2.3\beta\left(1 + \frac{\epsilon_s d}{\epsilon_i W}\right), \quad (1.32)$$

где C_d – емкость слоя обеднения затвора, C_i – емкость слоя изолятора, ϵ_s – диэлектрическая проницаемость изолятора, d – толщина изолятора, W – толщина обедненного слоя.

Член S_{st} показывает, как быстро ток стока прибора может прекращаться, когда величина V_{GS} снижается ниже V_T . Так как размеры микросхемы и величина напряжения питания постоянно снижаются для улучшения технико-экономических характеристик, снижения мощности и повышения надежности, эта характеристика становится серьезным ограничением минимально допустимого напряжения, которое можно использовать для питания БИС.

Параметр S_{st} измеряется в милливольтках на декаду. Для случая ограничения $d \rightarrow 0$ и при комнатной температуре величина $S_{st} \approx 60$ мВ/декаду. На практике величина S_{st} для типового субмикронного КМОП-транзистора составляет обычно 100 мВ/декаду. Это вызвано «ненулевой» толщиной окисла и другими отклонениями от идеальных условий. Значение параметра S_{st} в 100 мВ/декаду снижает величину $I_{D,st}$ со значения 1 мкА/мкм при $V_{GS} = V_T = 0,6$ В до 1 пА/мкм при $V_{GS} = 0$ В.

Можно отметить, что значение S_{st} можно сделать еще меньше путем использования более тонкого слоя окисла (изолятора) для снижения d или использования более низкой концентрации легирующей примеси (что приводит к более высокому W). Изменение рабочих условий, а именно: снижение температуры или смещение напряжения подложки также вызывает снижение значения крутизны S_{st} .

1.3. Анализ физических процессов, происходящих в субмикронном МОП-транзисторе

Как известно, с момента изобретения первых интегральных схем количество элементов на кристалле и их быстродействие продолжали расти по экспоненциальному закону. При этом численные значения параметров $-L$ и Z становились все меньше и меньше. Задача повышения быстродействия приборов также требовала уменьшения размеров параметров L и d для каждого поколения. Последнее связано с необходимостью увеличения величины $I_{D,st}$ (тока стока) в состоянии насыщения прибора, чтобы паразитные емкости могли заряжаться и разряжаться быстрее.

Когда были изготовлены первые ИС, включающие МОП-транзисторы с длиной затвора $L \leq 2$ мкм, наблюдались новые эффекты в работе приборов, которые нельзя было объяснить с использованием общепризнанных теорий приборов с длинными каналами. Более интересно для нас то, что пороговое напряжение V_T и подпороговый ток $I_{D,st}$, предсказанные при анализе в предыдущих разделах, не

согласуются с наблюдаемыми значениями для случаев $L \leq 2$ мкм [5]. Здесь ожидалось, что V_T не зависит от L , Z и V_{DS} , но оно снижается при снижении L , меняется с Z и снижается при увеличении напряжения сток-исток V_{DS} . Также видно, что V_T растет менее быстро с V_{BS} , чем в случае более длинных каналов. В случае приборов с $L > 2$ мкм $I_{D,st}$ не зависит от V_{DS} и линейно растет при снижении L . Также, $I_{D,st}$ растет с ростом V_{DS} и растет более быстро, нежели линейно при снижении L для случаев $L \leq 2$ мкм.

Далее мы рассмотрим эффекты, которые обуславливают эти различия в работе полевых МОП-приборов при более малых (субмикронных) размерах. В большинстве случаев невозможно установить аналитическую связь между физическими характеристиками прибора и выходными электрическими параметрами этого прибора. Общеизвестные теории пытаются дать количественное объяснение или полагаются на числовой анализ в частных случаях.

1.3.1. Анализ физических эффектов, влияющих на пороговое напряжение МОП-транзистора

Величина V_T , которая уменьшается при снижении L , изменяется с изменением Z и снижается при увеличении напряжения сток-исток V_{DS} . В этом разделе детально рассмотрим влияние эффекта короткого канала, эффекта «узкого» затвора и так называемые обратные эффекты короткого канала и их влияние на величину напряжения порога МОП-транзистора.

Эффект короткого канала. Проблема снижения величины V_T при уменьшении значений L и увеличении V_{DS} заслуживает отдельного рассмотрения. Полевые транзисторы в КМОП-схемах обычно работают в «усовершенствованном» режиме — при $0,6 \text{ В} \leq V_T \leq 0,8 \text{ В}$, когда даже небольшое снижение V_T вызывает избыточные токи утечки. Кроме того, значения V_T в диапазоне от 0,6 до 0,8 В в МОП-приборах со слаболегированными подложками могут обеспечиваться только путем использования легирующих примесей (ионная имплантация) с настройкой V_T для достижения требуемой концентрации легирования. Для компенсации эффектов короткого канала может потребоваться даже более высокая концентрация примеси для компенсации соответствующего снижения V_T , что, однако, может неблагоприятно влиять на подвижность носителей, допороговый ток и другие характеристики прибора.

Значения параметра V_T , полученные из анализа и расчета по выражениям, приведенным в предшествующем разделе, могут не согласовываться с экспериментальными данными при $L \leq 2$ мкм. Упрощающие допущения, сделанные в работе [5] для упрощения анализа, предполагали, что пространственный заряд под затвором не зависит от V_{DS} . Когда канал относительно длинный, области обеднения «сток-подложка» и «подложка-исток» составляют только малую часть общего расстояния между областями стока и истока. Когда L того же порядка, что и ширина области обеднения «сток-подложка» или «подложка-исток», наличие заряда ионов в этих обедненных областях уже может способствовать снижению величины заряда, который необходим для вхождения в область инверсии. В результате оказывается, что более малое значение V_{GS} может быть достаточным для включения тран-

зистора. Область обеднения стока расширяется далее в подложку, делая напряжения включения еще меньше, когда увеличивается обратное смещение на переходе «сток-подложка».

Для исследования механизма влияния V_{DS} на величину пространственного заряда под затвором необходимо решить уравнение Пуассона в двухмерной форме. Точное решение двухмерного уравнения Пуассона исследователи обычно получали только в численном выражении. Для аналитического решения уравнения Пуассона предлагались различные упрощения. Одно из первых известных упрощений, **модель с разделением заряда** [5], рассматривало заряд в канале как разделенный между истоком, стоком и затвором. С учетом допущения, что заряд, управляемый затвором, лежит в пределах трапециидальной области, уравнение Пуассона упрощается до одномерной формы и успешно решается для получения численного значения величины смещения напряжения порога. Однако эта простая модель не дает хорошего количественного соответствия с экспериментально наблюдаемыми величинами.

Снижение барьера, вызванного влиянием процессов, связанных со стоком (DIBL), является основой для ряда наиболее сложных моделей описания сдвига напряжения порога. В их основе лежит механизм снижения напряжения порога из-за влияния зарядов, формируемых в области обеднения на потенциальном энергетическом барьере между истоком и каналом на поверхности полупроводника. В одной из таких моделей на основе метода DIBL [6] двумерное уравнение Пуассона сводится к одномерной форме путем аппроксимации члена $\partial^2\phi/\partial x^2$ как константы. Эта и другие модели на основе DIBL позволяют обеспечить хорошее согласование расчетных данных с измеренными данными для значений L до 0,8 мкм и значений напряжения V_{DS} до 3 В.

Последняя модель [7] достаточно точно предсказывает численные значения сдвига напряжения порога при коротком канале ΔV_{Tsc} даже для приборов с длиной канала меньше 0,5 мкм. В основу этой модели положен квази-двухмерный подход для разрешения двухмерного уравнения Пуассона. Комплексный вектор электрического поля E содержит горизонтальную компоненту E_y и вертикальную компоненту E_x , причем член E_y характеризует поле в стоке, которое имеет только горизонтальную компоненту. Аналогично, компонента E_x является единственной компонентой поля, обусловленной зарядом на затворе. Здесь E_y меняется по y , но не по x ; E_x допускает свое максимальное значение на конце канала в области истока и затем уменьшается по y до минимального значения на конце стока. Аналогично, $E_x(x,y)$ характеризует значение на поверхности изолятора, задаваемое величиной $E_x(0,y)$, и изменяется до нуля на нижнем крае области обеднения, т.е. $E_x(W,y) = 0$. Допускается, что $\partial E_x/\partial x$ в каждой точке (x,y) может заменяться на среднее значение от его величины в $(0,y)$ и в (W,y) , задаваемое следующим выражением:

$$\frac{\partial E_x}{\partial x} \approx \frac{E_x(0,y) - E_x(W,y)}{W} = \frac{E_x(0,y)}{W}. \quad (1.33)$$

Из условия неразрывности вектора электрического смещения можно сформулировать два следующих выражения:

$$E_x(0, y) = \frac{\varepsilon_{ox}}{\varepsilon_s} E_{ox}(y), \quad (1.34)$$

$$E_{ox}(y) = \frac{V_T - V_{FB} - \phi_s(y)}{d}. \quad (1.35)$$

Принимая при аппроксимации, что заряд в области обеднения — это заряд ионов, то есть $\rho(x, y) = qN_A$, и заменяя соответствующие члены уравнения Пуассона, можно записать его в следующем виде:

$$\frac{\partial E}{\partial x} + \frac{\partial E}{\partial y} = -\frac{\rho(x, y)}{\varepsilon_s}. \quad (1.36)$$

Отсюда мы получаем простое выражение:

$$\varepsilon_i \frac{V_T - V_{FB} - \phi_s(y)}{d} + \frac{\varepsilon_s W_m}{\eta} \frac{\partial E_y(y)}{\partial y} = qN_A W_m, \quad (1.37)$$

где η — эмпирически получаемый коэффициент.

При возникновении эффекта сильной инверсии $W = W_m$ выражение преобразуется в следующий вид:

$$\frac{\varepsilon_s W_m}{\eta} \frac{\partial^2 \phi_s(y)}{\partial y^2} + \varepsilon_i \frac{V_T - V_{FB} - \phi_s(y)}{d} = qN_A W_m. \quad (1.38)$$

При граничных условиях $\phi_s(0) = V_{bi}$ и $\phi_s(L) = V_{bi} + V_{DS}$ получаем следующее решение $\phi_s(y)$ для вышеприведенного уравнения:

$$\phi_s(y) = V_{SL} + (V_{bi} + V_{DS} - V_{SL}) \frac{\sinh(y/l)}{\sinh(L/l)} + (V_{bi} - V_{SL}) \frac{\sinh[(L-y)/l]}{\sinh(L/l)}, \quad (1.39)$$

где V_{SL} , V_{GS} , V_{DS} , V_{bi} — величины встроенного потенциала p-n переходов сток-подложка и подложка-исток, l — характеристическая длина, определяемая как

$$l = \sqrt{\frac{\varepsilon_s W_m d}{\varepsilon_i \eta}}. \quad (1.40)$$

Значение параметра ΔV_{Tsc} теперь находится путем вычитания значения ϕ_s для модели длинного канала из минимального значения $\phi_s(y)$, заданного уравнением (1.39). Минимальное значение $\phi_s(y)$ находится путем вычисления правой части уравнения 1.39 для нескольких значений y , ($0 < y < L$), построения и подгонки кривой для них.

На рис. 1.9 показано изменение поверхностного потенциала вдоль канала для длин каналов 0,35 и 0,8 мкм. Для каждой длины канала построена кривая поверхностного потенциала для $V_{DS} = 0,05$ В и $V_{DS} = 1,5$ В.

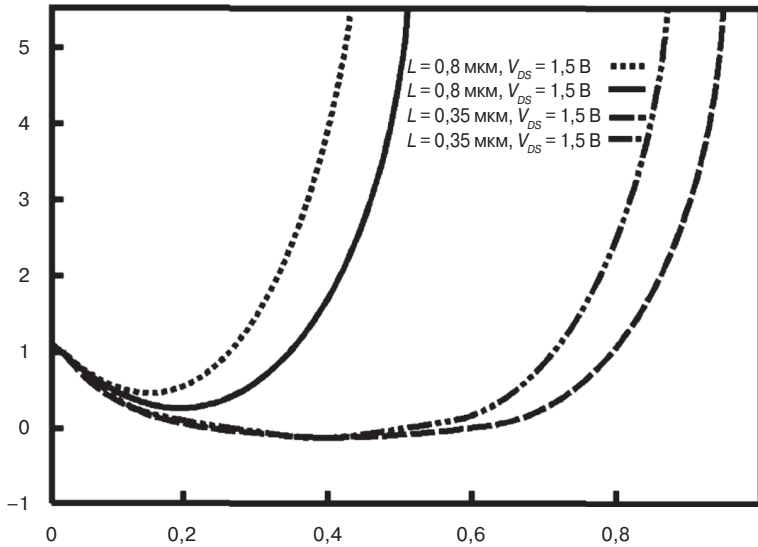


Рис. 1.9. Изменение поверхностного потенциала вдоль канала МОП-транзистора для двух значений длин ($L = 0,8$ мкм, $L = 0,35$ мкм)

Из рис. 1.9 видно, что поверхностный потенциал МОП-транзистора при $L = 0,8$ мкм остается постоянным на значительной части канала. Эта характеристика становится более ярко выраженной в случаях более длинных каналов МОП-транзисторов. Однако поверхностный потенциал МОП-транзистора с длиной $L = 0,35$ мкм, не содержит область, в которой его значение не меняется. Минимальное значение поверхностного потенциала для этого прибора при $L = 0,35$ мкм оказывается выше, чем для прибора с $L = 0,8$ мкм. Фактически минимальное значение поверхностного потенциала возрастает при снижении длины канала и увеличении V_{DS} .

Если выражение для минимального значения $\phi_s(y)$ вычитается из правой части уравнения 1.39, то получается искомое выражение для ΔV_{Tsc} . Общая форма этого выражения достаточно сложная. Для случая $L > 5l$ выражение для ΔV_{Tsc} может быть упрощено и будет иметь следующий вид:

$$\Delta V_{Tsc} \approx [3(V_{bi} - 2\phi_B) + V_{DS}]e^{-L/l} + 2\sqrt{(V_{bi} - 2\phi_B)(V_{bi} - 2\phi_B + V_{DS})}e^{-L/2l}. \quad (1.41)$$

Уравнение 1.41 может быть далее упрощено для случая малых значений V_{DS} , при этом получим следующее выражение для оценки ΔV_T :

$$\Delta V_{Tsc} \approx [2(V_{bi} - 2\phi_B) + V_{DS}](e^{-L/2l} + 2e^{-L/l}). \quad (1.42)$$

Значения V_T , рассчитанные из двух вышеприведенных уравнений, были сравнены с экспериментально измеренными значениями [7] и получили хорошее совпадение (5–7%).

Необходимость использования коэффициента η в выражении 1.37 для характеристической длины l усложняет использование этого выражения для определения точной величины l . Точное значение l необходимо получать из измерений V_T

проводимых на изготовленных образцах в условиях конкретного технологического процесса.

Тем не менее, при использовании эмпирического метода определения l его обычно связывают с минимальной длиной канала L_{min} , которую должен иметь полевой МОП-транзистор. Из литературы известно эмпирическое выражение для L_{min} [8]:

$$L_{min} = 0,41(W_j d W_m^2)^{1/3}. \quad (1.43)$$

На практике допускается, что L_{min} равно $4l$, тогда справедливо соотношение:

$$l = 0,1(W_j d W_m^2)^{1/3}. \quad (1.44)$$

Можно доказать, что для n-канального полевого МОП-транзистора с p+ поликремниевым затвором для поддержания V_T задаваемого выражением

$$V_T = V_{FB} + 2\phi_B + \frac{d}{\epsilon_i} \frac{4\epsilon_s \phi_B}{W_m}, \quad (1.45)$$

при определенном значении V_T (например, 0,7 В) необходимо, чтобы выполнялось следующее условие:

$$W_m = \frac{d}{\epsilon_i} \frac{4\epsilon_s \phi_B}{V_T - V_{FB} - 2\phi_B} \approx \frac{2\epsilon_s}{\epsilon_i} d. \quad (1.46)$$

Тогда из 1.44 и 1.46 следует:

$$l = 0,0007W_j^{1/3}d. \quad (1.47)$$

Для случая n-канального МОП-транзистора с p+ поликремниевым затвором [где допускается $V_T = 1,2$ В, $W_m \approx 4(\epsilon_s/\epsilon_i)d$] получают следующее значение:

$$l = 0,0011W_j^{1/3}d. \quad (1.48)$$

Зависимость от V_{BS}

Уравнение 1.15, описывающее характер изменения напряжения порога полевого МОП-транзистора с длинным каналом, может быть переписано следующим образом [5]:

$$V_T = V_{FB} + \gamma\sqrt{(2\phi_B + V_{BS})} + 2\phi_B, \quad (1.49)$$

где член $\exp(-2\beta\phi_S - V_{BS})$ был отброшен как пренебрежимо малый, а

$$\gamma = (d/\epsilon_i)\sqrt{2q\epsilon_s N_A}.$$

Для более коротких длин каналов и более высоких напряжений смещений стока величина V_T менее чувствительна к изменению V_{BS} . Здесь V_T становится полностью независимой от V_{BS} для всех значений V_{BS} , когда $L = 0,7$ мкм [9] и для больших значений V_{BS} во всех случаях.

Эффекты узкого затвора

Следует отметить, что обсуждаемые ниже три эффекта «узкого» затвора оказывают более слабое влияние на величину V_T , чем рассмотренные ранее эффекты короткого канала. Первые два эффекта вызывают увеличение V_T и имеют место в полевых МОП-транзисторах, изготовленных с помощью либо структуры с изоляцией окислом, либо структур с локальной изоляцией окислом в «канавках» (LOCOS). Третий эффект также вызывает снижение V_T и проявляется в МОП-транзисторах, изготовленных с помощью структур LOCOS (с изоляцией «канавками»).

Для понимания причины возникновения первого эффекта канал МОП-транзистора можно рассматривать как прямоугольник в горизонтальном сечении, два параллельных края которого граничат со стоком и истоком и располагаются в областях обеднения. Другие два края не имеют под собой областей обеднения. Присутствие зарядов под первыми двумя краями вызывает снижение количества заряда, которое должно вноситься напряжением на затворе, так что отсутствие области обеднения под другими двумя краями предполагает, что требуется более высокое V_{GS} для инвертирования канала. Эффект состоит в увеличении V_T [10].

Второй эффект проистекает из более высокого уровня легирования канала по краям рабочей области [11]. Более высокое легирование обусловлено суммарным влиянием примесей, используемых при формировании охранного кольца (бор в случае МОП-транзисторов n-типа и фосфор в случае МОП-транзисторов p-типа). Из-за более высокого легирования для полного инвертирования канала к затвору должно прилагаться более высокое напряжение.

В субмикронных МОП-транзисторах с изоляцией «канавками» или полностью заглубленной изоляцией, когда затвор смещается, линии электрического поля от области затвора складываются таким образом, что формируется инверсионный слой на краях канала при более низком напряжении, чем требуется для центра, что и порождает третий эффект [12].

Обратный эффект короткого канала

Большинство экспериментальных измерений параметра V_T при уменьшенной длине канала не подтверждают постоянного снижения, ожидаемого из теорий, приведенных в предыдущих разделах. *Обратный эффект короткого канала* — это термин, присвоенный явлению, когда длина канала снижается менее $L \sim 3$ мкм. Первоначально V_T возрастает до $L \sim 0,7$ мкм [13], а когда L снижается ниже 0,7 мкм, V_T начинает снижаться с большей скоростью, нежели предсказывается теориями. Исследователи осмыслили это явление и предложили новые его объяснения [13], хотя исследования этого эффекта еще продолжаются.

1.3.2. Методы ограничения эффекта сквозного пробоя

Как следует из описания физических механизмов работы субмикронного МОП-транзистора, области обеднения на переходах сток–подложка и подложка–исток простираются на некоторое расстояние в область канала. Увеличение напряжения обратного смещения на переходах приводит к уходу границ обедненной области от перехода. В субмикронных МОП-транзисторах обычно используется ионное леги-

рование с регулировкой уровня V_T для увеличения поверхностной концентрации примеси до уровня более высокого, чем в объеме полупроводника.

Конечно, любое увеличение напряжения стока может приводить к развитию механизма сквозного пробоя, снижает потенциальный энергетический барьер для основных носителей в истоке. При этом большое число этих носителей приобретает достаточную энергию для пересечения барьера и входа в подложку. Некоторые из этих носителей собираются областью стока. Результирующий эффект состоит в увеличении допорогового тока $I_{D,st}$. Более того, если построить графическую зависимость $\log(I_{D,st})$ от V_{GS} , то наклон кривой (S_{st}) становится меньше (т.е. кривая становится более плоской), если имеет место подповерхностный сквозной пробой [5, 20].

В то время как значение параметра S_{st} , является «индикатором» появления эффекта подповерхностного сквозного пробоя, наиболее часто используемый параметр прибора, применяемый для описания поведения МОП транзистора при сквозном пробое, это напряжение сквозного пробоя $-V_{PT}$, определяемое, как значение V_{DS} , при котором ток $I_{D,st}$ достигает некоторой определенной величины при $V_{GS} = 0$. Параметр V_{PT} можно грубо аппроксимировать, как значение V_{DS} , для которого суммарное значение области обеднения истока и стока становится равной величине L [21]:

$$V_{PT} \propto N_B (L - W_j)^3, \quad (1.50)$$

где N_B — объемная концентрация примеси (подчеркнем отличие от параметра «поверхностная концентрация примеси N_A »).

Как уже упоминалось выше, для маломощных приборов необходимо учитывать возможность появления приповерхностных токов сквозного пробоя. Так как эти токи протекают, когда прибор выключен, даже «слабые» токи представляют опасность. Для исключения подповерхностного сквозного пробоя был разработан целый ряд методов борьбы с этими токами.

Основным методом является выбор соответствующего соотношения N_B и N_A для достижения обеспечения регулировки V_T и для увеличения уровня легирования в подложке, что приводит к снижению ширины областей обеднения. Наиболее известный метод, предложенный в работе [22], состоит в обеспечении соотношения $N_B > N_A/10$. Его преимущество заключается в использовании только одного имплантата, однако он не может удовлетворить вышеуказанным требованиям при геометрических размерах $L < 1$ мкм. Другие методы предполагают использование дополнительных имплантантов для формирования слоя с более высоким уровнем легирования на глубине, равной расположению дна области обеднения перехода [23], либо для формирования соответствующего «фронта» в областях стока и истока [24, 25].

1.3.3. Эффект возникновения тока утечки стока МОП-транзистора, обусловленный влиянием его затвора

Как следует из физики работы субмикронного МОП-транзистора, сильное поле присутствует в окисле в области, где сток n+ полевого МОП-транзистора находится непосредственно под его затвором, причем и сток и затвор находятся соответственно под потенциалом V_{DD} и земли (рис. 1.10).

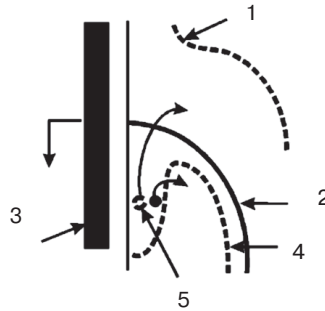


Рис. 1.10. Схема образования в полевом МОП-транзисторе тока утечки стока, вызванного затвором: 1 – край обеднения р-подложки; 2 – сток; 3 – поликремниевый затвор; 4 – край обеднения стока; 5 – образование пары при туннелировании

В соответствии с законом Гаусса заряд $Q_s = \epsilon_{ox} E_{ox}$ наводится в электроде стока. Этот заряд Q_s создается слоем обеднения в области стока. Так как подложка находится при более низком потенциале для неосновных носителей, любые неосновные носители, которые могут накопиться и сформировать инверсионный слой на поверхности стока под затвором, смещаются в поперечном направлении в подложку. По этой причине неравновесная поверхностная область называется «зачаточным инверсионным слоем», а этот неравновесный обедненный слой называется «слой глубокого обеднения».

Если величина электрического поля в окисле E_{ox} достаточно велика, то падение напряжения на слое обеднения становится достаточным для возникновения эффекта туннелирования в области стока через образовавшуюся приповерхностную ловушку. В литературе описаны несколько возможных механизмов туннелирования посредством этих ловушек [26]. Какой бы ни был механизм, неосновные носители, проникшие в образующийся инверсионный слой, перемещаются в поперечном направлении в подложку, замыкая цепь протекания тока утечки стока, наведенного затвором (GILD). В КМОП-схемах этот ток утечки вносит существенный вклад в мощность, потребляемую в режиме холостого хода. Технически GILD может управляться как путем увеличения толщины окисла (снижение напряженности поля для заданного напряжения), увеличения уровня легирования области стока (для ограничения ширины слоя обеднения и объема туннелирования), так и путем устранения этих ловушек (обеспечивая уровни напряжения и поля достаточно низкими, чтобы туннелирование без этих ловушек с зоны на зону стало невозможным).

Литература к главе 1

1. G. Vaccarani et al. Analytical IGFET Model Including Drift and Diffusion Currents // IEEE J. Solid State Electron Devices. – 1978. – Vol. 2. – P. 62.
2. J.R. Brew A Charge-Sheet Model of the MOSFET // Solid State Electron. – 1978. – Vol. 21. – P. 345.
3. S.M. Sze Physics of Semiconductor Devices // Wiley-Interscience. – New York. – 1969.
4. C.G. B.Garett and W.H.Brattain Physical Theory of Semiconductor Surfaces // Phys.Rev. – 1955. – Vol. 99. – P. 376.

5. K. Roy, Sh.C. Prasad Low-power CMOS VLSI Circuits Design // New York, Hilton books. – 1995. – P. 348.
6. F.C. Hsu et al. An Analytical Breakdown Model for Short-Channel MOSFETs // IEEE Trans. Electron. Dev. – 1983. – Vol. 30. – P. 571.
7. Z.H. Iao et al. Threshold Voltage Model for Deep Submicrometer MOSFETs // IEEE Trans. Electron. Dev. – 1993. – Vol. 40. – P. 86.
8. J.R. Brews et al. Generalized Guide for MOSFIT Miniaturization // IEEE Electron. Dev. – 1980. – Vol. 1. – P. 2.
9. G.W. Taylor // Solid State Electron. – 1979. – Vol. 22. – P. 701.
10. G. Merkel A Simple Model of the Threshold Voltage of Short and Narrow Channel MOSFITs// Solid State Electron. – 1983. – Vol. 23. – P. 1207.
11. C.R. Ji and C.T. Shah Two-Dimensional Analysis of the Narrow-Gate Effect in MOSFETs // IEEE Trans. Electron. Dev. – 1983. – Vol. 30. – P. 635.
12. S.S. Chung and T.-C. Li An Analytical Threshold Voltage Model of the Trench-Isolated MOS Devices with Nonuniformly Doped Substrates // IEEE Trans. Electron. Dev. – 1992. – Vol. 13. – P. 614.
13. C.Y.Lu and J.M.Sung Reverse Short-Channel Effects on Threshold Voltage in Submicron Salicide Devices // IEEE Electron. Dev. Lett. – 1989. – Vol. 10. – P. 446.
14. Белоус А.И., Сякерский В.С., Алиева Н.А. Сравнительные исследования КМОП БИС, изготовленных в КНИ и КРС структурах / Сборник докладов Международной научной конференции «Актуальные проблемы физики твердого тела». – 23–26 октября 2007 г. – Минск, Беларусь. – С. 5–6.
15. N.D. Arora and M.S.Sharma Modelling the Anomalous Threshold Voltage Behavior of Submicron MOSFETs // IEEE Electron. Dev. Lett – 1992. – Vol. 13. – P. 92.
16. H. Hanafi et al. A Model for Anomalous Short-Channel Behavior in MOSFET // IEEE Electron. Dev. Lett. – 1993. – Vol. 14. – P. 575.
17. D. Sadana et al. Enhanced Short-Channel Effects in NMOSFETs Due to Boron Redistribution Introduced by Arsenic Source and Drain Implant // IEDM Tech. Dig. – 1992. – Vol. 37. – P. 849.
18. Белоус А.И., Бондаренко В.П., Долгий А.Н., Сякерский В.С. Фотолюминесцентные исследования КНИ структур / Сборник докладов Международной научной конференции «Актуальные проблемы физики твердого тела». – 23–26 октября 2007 г. – Минск, Беларусь. – С. 12–15.
19. C.S. Rafferty et al. Explanation of Reverse Short-Channel Effect by Defect Gradients // IEDM Tech. Dig. – 1993. – Vol. 38. – P. 311.
20. J. Zhu et al. Punchthrough Current for Submicrometer MOSFETs in CMOS VLSI // IEEE Trans. Electron. Dev. – 1988. – Vol. 35. – P. 145.
21. C. Hu Future CMOS Sealing and Reliability // Proc. IEEE. – 1993. – Vol. 81. – P. 682.
22. F.M. Klassen Design and Performance of Micron-Sized Devices // Solid State Electrons. 1978. – Vol. 21. – P. 565.
23. T. Shibata et al. An Optimally Designed Process for Submicrometer MOSFETs // IEEE Trans. Electron. Dev. – 1982. – Vol. 29. – P. 531.
24. C.F. Codella and S. Ogura Halo Doping Effect in Submicron Df-LDD Device Design // IEDM Tech. Dig. – 1985. – P. 230.
25. Белоус А.И., Комаров Ф.Ф., Красницкий В.Я., Сякерский В.С. Модель расчета поверхностного сопротивления кремниевых ионно-легированных слоев р-типа // Электроника. – 2006. – № 11(35). – С. 50–53.
26. J.R. Brews Subthreshold Behavior of Uniformly and Non-Uniformly Doped Long-Channel MOSFETs // IEEE Trans. Electron. Dev. – 1979. – Vol. ED-26. – № 9. – P. 1282.